

## 전력 모듈, 절전 모드 및 연산 증폭기가 포함된 3상 브러시리스 DC(BLDC) 모터 게이트 드라이버

### 기능

- AEC-Q100 0등급 인증
- 외부 HIGH 측 NMOS 및 LOW 측 NMOS MOSFET을 구동하도록 구성된 3개의 하프 브리지 드라이버
  - HIGH 측 및 LOW 측 NMOS MOSFET 게이트 드라이브를 위한 독립적인 입력 제어
  - 일반 피크 출력 전류: 12V에서 0.5A
  - 숏 스루 방지
  - 과전류 및 단락 방지
- 3개의 연산 증폭기(MCP8022)
- 고정 출력 선형 레귤레이터:
  - 70mA에서 3.3V 또는 5.0V
  - 트루 커런트 폴드백
- 공급 전류:
  - 절전 모드: Typical 5 $\mu$ A
  - 대기 모드: <330  $\mu$ A (MCP8021)
  - 대기 모드, 연산 증폭기 OFF: <330  $\mu$ A (MCP8022)
  - 대기 모드, 연산 증폭기 ON: <1300  $\mu$ A (MCP8022)
- 절전 모드 복구에 사용되는 전용 WAKE 핀
- 전용 FAULT 핀
- 단일 와이어 UART 통신
- 공급 전압 범위: 4V ~ 40V
- 동작 전압 범위: 6.25V ~ 29V
- 게이트 드라이브 UVLO (Undervoltage Lockout): 4.5V
- 공급 전압 저전압 셧다운: 4.5V
- 공급 전압 UVLO (Undervoltage Lockout): 6.25V
- OVLO (Overvoltage Lockout): 29V
- 온도 범위(T<sub>J</sub>): -40°C ~ +165°C
- 과열 시 차단 기능

### 응용 분야

- 연료, 물, 오일 펌프, 환기 모터, 윈도우 리프트, 트렁크 오프너, 선루프와 같은 자동차 응용 분야
- 가전 제품
- 영구 자석 동기식 모터(PMSM) 제어
- 취미용 비행기, 보트 및 차량

### 설명

MCP8021/2 디바이스는 3개의 외부 NMOS/NMOS 트랜지스터 쌍을 구동할 수 있는 3개의 통합형 하프 브리지 드라이버가 포함된 3상 브러시리스 DC(BLDC) 전력 모듈입니다. 3개의 하프 브리지 드라이버는 HIGH 측 및 LOW 측 NMOS MOSFET 트랜지스터를 구동하기 위해 12V에서 0.5A의 피크 출력 전류를 공급할 수 있습니다. 이 드라이버에는 숏 스루 방지, 과전류 및 단락 방지 기능이 포함되어 있습니다. 또한 5  $\mu$ A의 일반적인 "keyoff" 디바이스의 정동작 전류를 얻기 위해 절전 모드가 추가되었습니다.

MCP8021/2 디바이스에는 호스트 및 주변 장치 전원, 과열 센서 및 사용자가 구성할 수 있는 기능을 위한 3.3V 또는 5.0V LDO 레귤레이터가 통합되어 있습니다. 사용자가 구성할 수 있는 기능에는 데드 타임, 블랭킹 시간, 대기 중 연산 증폭기 활성화/비활성, 대기 모드 활성화/비활성, 과전류 감지 활성화/비활성, 게이트 드라이브 저전압 방지 활성화/비활성 등이 있습니다.

온보드 3.3V 또는 5.0V 드롭아웃 전압 레귤레이터는 70mA의 전류를 공급할 수 있습니다. 전압 옵션은 부품 번호로 선택합니다.

MCP8022 디바이스에는 3개의 독립적인 범용 연산 증폭기가 추가되어 있습니다.

MCP8021/2의 기능은 접합 온도 -40°C ~ +165°C의 범위에서 동작합니다.

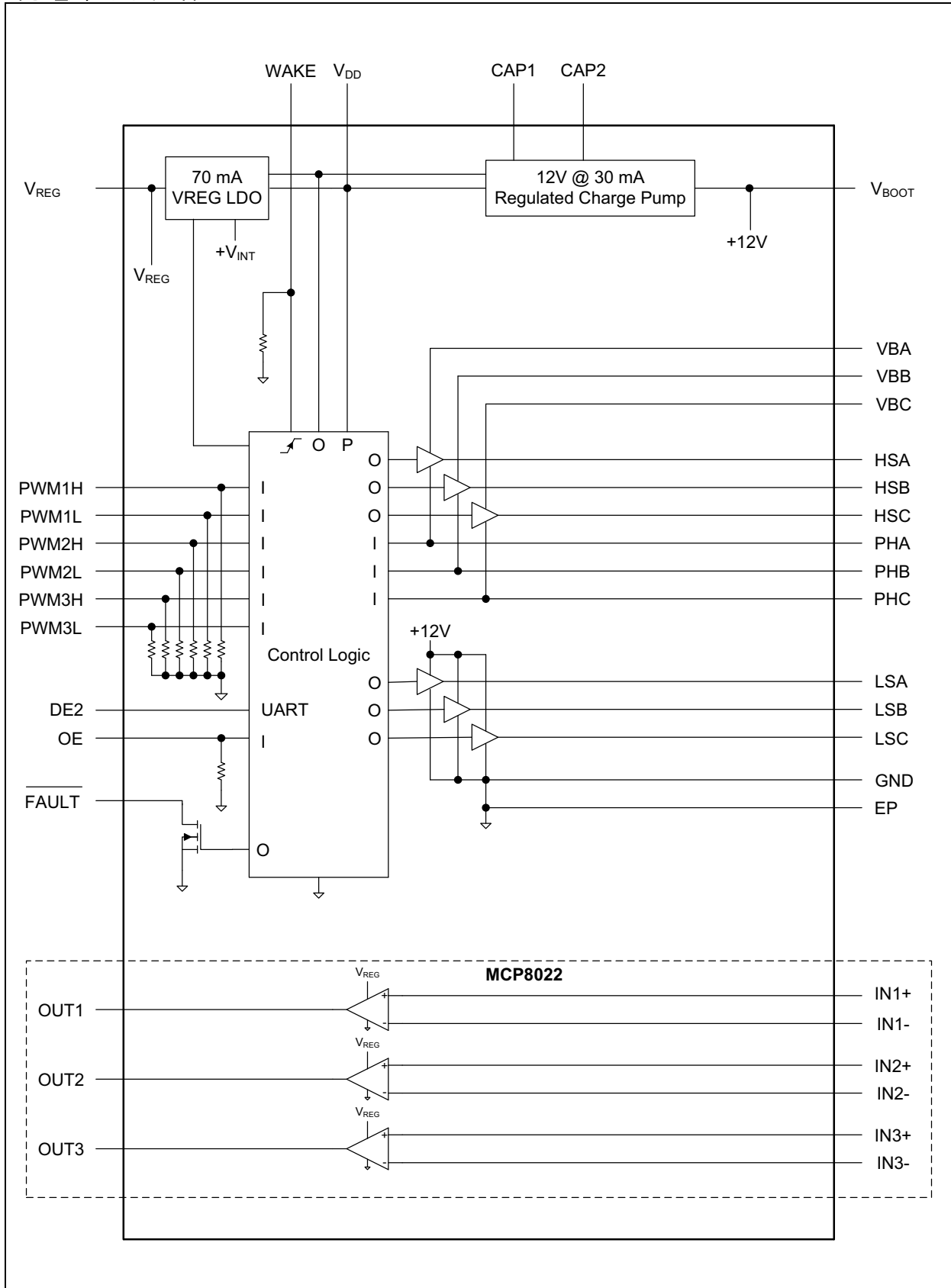
MCP8021의 패키지 옵션에는 28리드 5x5mm VQFN과 28리드 TSSOP-EP가 있습니다. MCP8022의 패키지 옵션에는 40리드 5x5mm VQFN과 38리드 TSSOP-EP가 있습니다.



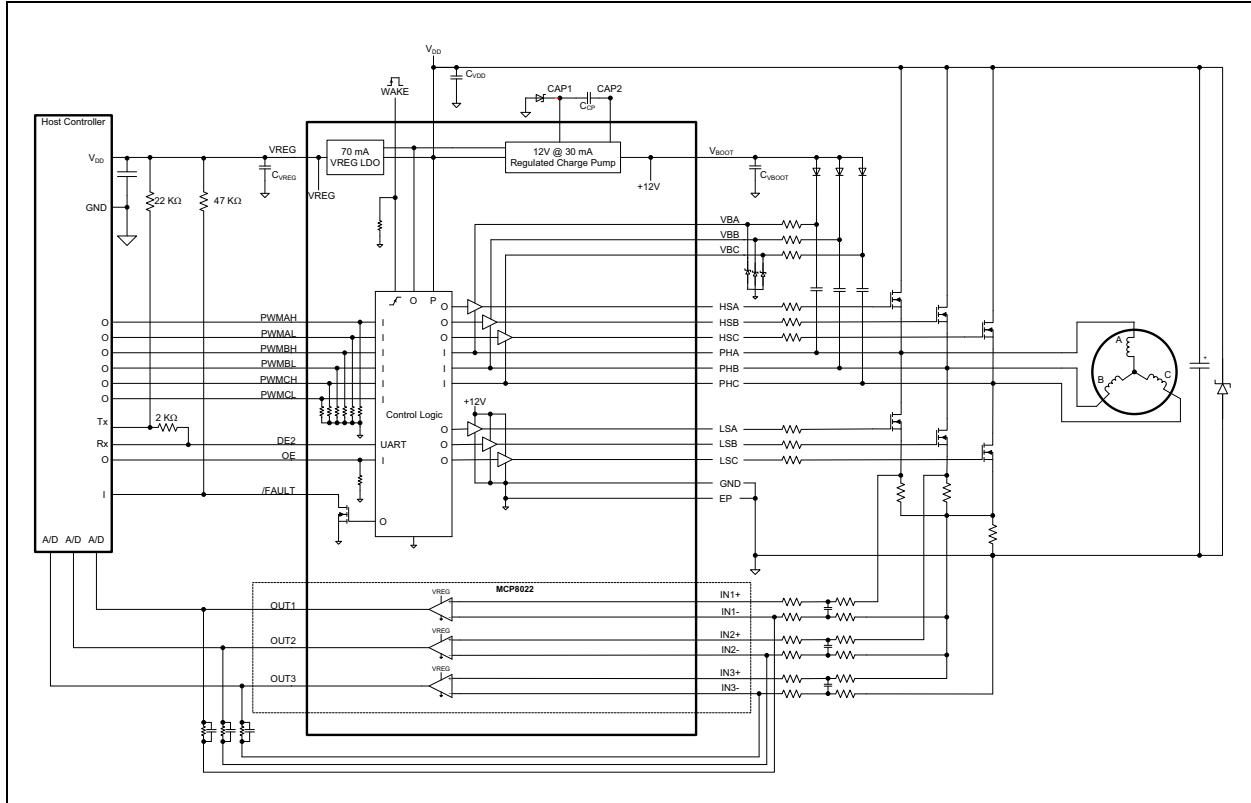


# MCP8021/2

기능 블록 다이어그램



## 회로의 일반적인 사용 예



**Note:** CAP1 핀의 절대 최소 전압 사양을 유지할 수 있도록 CAP1 핀과 HV<sub>SS</sub> 사이에 Schottky 다이오드를 사용하는 것이 좋습니다.

# MCP8021/2

## 1.0 전기적 특성

### 절대 최대 정격†

입력 전압, $V_{DD}$ .....	(GND - 0.3V) ~ +40V
내부 전력 손실 .....	내부적으로 제한됨
작동 시 접합부 온도 (Note 2) .....	-40°C ~ +165°C
과도 전류 접합부 온도 (Note 1) .....	+170°C
보관 온도 (Note 2) .....	-55°C ~ +165°C
디지털 I/O .....	-0.3V ~ 5.5V
저전압 아날로그 I/O .....	-0.3V ~ 5.5V
VBx, WAKE .....	(GND - 0.3V) ~ +40V
PHx, HSx .....	(GND - 5.5V) ~ +40V
V <sub>BOOT</sub> , LSx .....	(GND - 0.3V) ~ +13.2V
CAP1, CAP2 .....	(GND - 0.3V) ~ +40V
ESD 및 래치업 방지:	
모든 핀 .....	≥2 kV HBM
모서리 핀 .....	≥750V CDM
기타 핀 .....	≥500V CDM
래치업 방지 - 모든 핀 .....	>100mA

† 주의: "최대 정격"에 나열된 수치 이상으로 응력을 가할 경우 디바이스가 영구적으로 손상될 수 있습니다. 이는 오직 입력 정격을 의미하는 것이며, 본 사양에서의 동작 관련 내용에 기재된 수치 이상의 조건에서 디바이스의 기능적 동작에 대해서는 책임지지 않습니다. 최대 정격 조건에 장기간 노출하는 경우 디바이스 신뢰성에 영향을 미칠 수 있습니다.

**Note 1:** 과도 접합부 온도는 지속 시간이 1초를 초과하지 않아야 합니다. 접합부 온도가 +170°C 이상이면 디바이스 안정성에 영향이 있을 수 있습니다.

**2:** 최대 허용 전력 손실은 주변 온도, 최대 허용 접합부 온도, 접합부-공기 열 저항(즉,  $T_A$ ,  $T_J$ ,  $q_{JA}$ )의 상관 관계로 결정됩니다. 최대 허용 전력 손실을 초과하면 디바이스 작동 접합부 온도가 최대 +165°C 정격을 초과하게 됩니다. 접합부 온도가 계속 +165°C를 초과하면 디바이스 안정성에 영향이 있을 수 있습니다.

## AC/DC 특성

**전기 사양:** 달리 명시되지 않는 한,  $T_J = -40^\circ\text{C} \sim +150^\circ\text{C}$ , 일반 값은 +25°C,  $V_{DD} = 13.5\text{V}$ ,  $CV_{BOOT} = 4.7 \mu\text{F}$ ,  $CV_{REG} = 4.7 \mu\text{F}$ ,  $C_{CP} = 220 \text{ nF}$ 입니다.

매개 변수	기호	최소	Typ.	최대	단위	조건
<b>전원 공급 입력</b>						
입력 작동 전압	$V_{DD}$	4.5	—	40	V	$V_{REG}$ 활성
		6.0	—	29.0		드라이버 출력 활성
입력 공급 전류 (MCP8021)	$I_{SUP}$	—	5	15	$\mu\text{A}$	절전 모드, $T_J = +25^\circ\text{C}$
		—	180	330		대기, OE = 0V
		—	500	—		활성, $V_{DD} > 13, 5\text{V}$ , OE > $V_{DIG\_HI\_TH}$
		—	1200	—		활성, $V_{DD} = 6\text{V}$ , $T_J = +25^\circ\text{C}$
입력 공급 전류(MCP8022)	$I_{SUP}$	—	5	15	$\mu\text{A}$	절전 모드, $T_J = +25^\circ\text{C}$
		—	200	350		대기, OPAMP = 1, OE = 0V
		—	800	1300		대기, OPAMP = 0, OE = 0V
		—	1000	—		활성, $V_{DD} > 13, 5\text{V}$ , OE > $V_{DIG\_HI\_TH}$
		—	1500	—		활성, OE > $V_{DIG\_HI\_TH}$ , $V_{DD} = 7\text{V}$ , $T_J = +25^\circ\text{C}$

**Note 1:** 설계, 시뮬레이션 또는 특성화를 기준으로 제한됩니다. 생산 테스트를 거치지 않습니다.

## AC/DC 특성 (CONTINUED)

전기 사양: 달리 명시되지 않는 한,  $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ , 일반 값은  $+25^{\circ}\text{C}$ ,  $V_{DD} = 13.5\text{V}$ ,  $C_{V_{BOOT}} = 4.7 \mu\text{F}$ ,  $C_{V_{REG}} = 4.7 \mu\text{F}$ ,  $C_{CP} = 220 \text{nF}$ 입니다.

매개 변수	기호	최소	Typ.	최대	단위	조건
<b>바이어스 생성기</b>						
<b>+12V 조절 차지 펌프(<math>V_{BOOT}</math>)</b>						
차지 펌프 전류	$I_{CP}$	20	—	—	mA	$V_{DD} = 9.0\text{V}$
차지 펌프 시작	$CP_{START}$	12.50	12.75	—	V	하강
차지 펌프 정지	$CP_{STOP}$	—	13.25	14	V	상승
차지 펌프 주파수	$CP_{FSW}$	—	76.80	—	kHz	$V_{DD} = 9.0\text{V}$
		—	0	—		$V_{DD} = 14\text{V}$
차지 펌프 스위치 저항	$CP_{RDSON}$	—	14	—	$\Omega$	$R_{DSON}$ HIGH 측 및 LOW 측 합계 ( <b>Note 1</b> )
출력 전압	$V_{BOOT}$	—	12	—	V	$V_{DD} \geq 14\text{V}$ , $I_{OUT} = 30 \text{mA}$
		9	12	—		$7\text{V} \leq V_{DD} < 14\text{V}$ , $C_{CP} = 150 \text{nF}$ , $I_{OUT} = 20 \text{mA}$
		9	—	—		$6.25\text{V} \leq V_{DD} < 7\text{V}$ , $C_{CP} = 270\text{nF}$ , $I_{OUT} = 15\text{mA}$
출력 전압 허용치	$ TOLV_{OUT12} $	—	—	4.0	%	$I_{OUT} = 30\text{mA}$
출력 용량	$I_{BOOT}$	30	—	—	mA	평균 전류
출력 전류 제한	$I_{BOOTLIMIT}$	50	60	80	mA	평균 전류
출력 전압 온도 계수	$TCV_{OUT12}$	—	160	—	ppm/ $^{\circ}\text{C}$	<b>Note 1</b>
라인 레귤레이션	$ \Delta V_{OUT}/(V_{OUT} \times \Delta) $	—	0.1	0.5	%/V	$14\text{V} < V_{DD} < 19\text{V}$ , $I_{OUT} = 30\text{mA}$
로드 레귤레이션	$ \Delta V_{OUT}/V_{OUT} $	—	0.2	1.0	%	$I_{OUT} = 0.1\text{mA} \sim 30\text{mA}$ , $V_{DD} = 14\text{V}$
전원 공급 거부 비율	PSRR	—	60	—	dB	$f = 1\text{kHz}$ , $I_{OUT} = 10\text{mA}$ ( <b>Note 1</b> )
출력 콘덴서 정전용량 범위	$C_{V_{BOOT}}$	4.7	—	10	$\mu\text{F}$	세라믹, 탄탈럼, 전해질 ( <b>Note 1</b> )
출력 콘덴서 ESR 범위	$CESR_{V_{BOOT}}$	0.010	—	1.0	$\Omega$	<b>Note 1</b>
플라이 콘덴서 정전용량 범위	$C_{CP}$	100	220	1000	nF	<b>Note 1</b>
$V_{BOOT}$ 준비 임계값	$V_{12SM\_PG}$	—	50	—	% $V_{BOOT}$	스테이트 머신 $V_{BOOT}$ 에서 다음 상태로 이동하기 위한 전력 양호 임계값 ( <b>Note 1</b> )

**Note 1:** 설계, 시뮬레이션 또는 특성화를 기준으로 제한됩니다. 생산 테스트를 거치지 않습니다.

# MCP8021/2

## AC/DC 특성 (CONTINUED)

전기 사양: 달리 명시되지 않는 한,  $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ , 일반 값은  $+25^{\circ}\text{C}$ ,  $V_{DD} = 13.5\text{V}$ ,  $CV_{BOOT} = 4.7 \mu\text{F}$ ,  $CV_{REG} = 4.7 \mu\text{F}$ ,  $C_{CP} = 220 \text{ nF}$ 입니다.

매개 변수	기호	최소	Typ.	최대	단위	조건
<b>+3.3V/+5V 선형 레귤레이터(<math>V_{REG}</math>)</b>						
출력 전압	$V_{REG}$	—	—	—	V	$V_{DD} = 6\text{V}$ , $I_{OUT} = 70\text{mA}$
		4.8	5	5.2		$V_{REG} = 5\text{V}$
		3.168	3.3	3.432		$V_{REG} = 3.3\text{V}$
출력 전압 허용치	$ TOLV_{REG} $	—	—	4.0	%	
출력 전류	$I_{OUT}$	70	—	—	mA	평균 전류
출력 폴드백 전류 코너	$I_{FOLD}$	80	95	120	mA	평균 전류
출력 폴드백 전류 한계	$I_{FOLD\_LIM}$	—	10	—	mA	$R_{LOAD} = 10\text{m}\Omega$
라인 레귤레이션	$ \Delta V_{OUT}/(V_{OUT} \times \Delta V_{DD}) $	—	0.1	0.5	%/V	$V_{REG} = 3.3\text{V}$ 에서 $6\text{V} < V_{DD} < 19\text{V}$ , $I_{OUT} = 70\text{mA}$ $V_{REG} = 5\text{V}$ 에서 $7.5\text{V} < V_{DD} < 19\text{V}$ , $I_{OUT} = 70\text{mA}$
로드 레귤레이션	$ \Delta V_{OUT}/V_{OUT} $	—	0.2	1.0	%	$I_{OUT} = 0.1\text{mA} \sim 70\text{mA}$
전원 공급 거부 비율	PSRR	—	60	—	dB	$f = 1\text{kHz}$ , $I_{OUT} = 10\text{mA}$ (Note 1)
출력 콘덴서 정전용량 범위	$CV_{REG}$	4.7	—	30	$\mu\text{F}$	세라믹, 탄탈럼, 전해질 (Note 1)
출력 콘덴서 ESR 범위	$CESR_{V_{REG}}$	0.010	—	1.0	$\Omega$	Note 1
<b>전압 감시기</b>						
$V_{REG}$ 저전압 결함 비활성	$V_{REGUVF\_INACT}$	—	92	—	% $V_{REG}$	$V_{REG}$ 상승
$V_{REG}$ 저전압 결함 활성	$V_{REGUVF\_ACT}$	—	88	—	% $V_{REG}$	$V_{REG}$ 하강
$V_{REG}$ 저전압 결함 이력	$V_{REGUVF\_HYS}$	—	4	—	% $V_{REG}$	
$V_{DD}$ 저전압 록아웃 비활성	$UVLO_{INACT}$	—	6.0	6.25	V	상승
$V_{DD}$ 저전압 록아웃 활성	$UVLO_{ACT}$	5.1	5.5	—	V	하강
$V_{DD}$ 저전압 록아웃 이력	$UVLO_{HYS}$	—	0.5	—	V	
$V_{DD}$ 저전압 종료 활성	$UVSHDN_{ACT}$	4.0	4.25	4.5	V	$V_{DD} < UVSHDN_{ACT}$
$V_{DD}$ 저전압 종료 비활성	$UVSHDN_{INACT}$	$UVLO_{INACT}$			V	$V_{DD} > UVLO_{INACT}$
$V_{DD}$ 과전압 록아웃 활성	$OVLO_{ACT}$	—	32.0	33.0	V	$V_{DD}$ 상승
$V_{DD}$ 과전압 록아웃 비활성	$OVLO_{INACT}$	29.0	30.0	—	V	$V_{DD}$ 하강
$V_{DD}$ 과전압 록아웃 이력	$OVLO_{HYS}$	—	2.0	—	V	
<b>온도 감시기</b>						
과열 시 경고 온도	$T_{WARN}$	—	140	—	$^{\circ}\text{C}$	상승 온도
과열 시 경고 이력	$\Delta T_{WARN}$	—	15	—	$^{\circ}\text{C}$	하강 온도
과열 시 종료 온도	$T_{SD}$	170	210	—	$^{\circ}\text{C}$	상승 온도 (Note 1)
과열 시 종료 이력	$\Delta T_{SD}$	—	25	—	$^{\circ}\text{C}$	하강 온도

**Note 1:** 설계, 시뮬레이션 또는 특성화를 기준으로 제한됩니다. 생산 테스트를 거치지 않습니다.



## AC/DC 특성 (CONTINUED)

전기 사양: 달리 명시되지 않는 한,  $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ , 일반 값은  $+25^{\circ}\text{C}$ ,  $V_{DD} = 13.5\text{V}$ ,  $CV_{BOOT} = 4.7 \mu\text{F}$ ,  $CV_{REG} = 4.7 \mu\text{F}$ ,  $C_{CP} = 220 \text{nF}$ 입니다.

매개 변수	기호	최소	Typ.	최대	단위	조건
<b>모터 제어 유닛</b>						
<b>게이트 출력 드라이버</b>						
출력 드라이버 소스 전류	$I_{SOURCE}$	0.25	0.37	—	A	HS[A:C], LS[A:C] (Note 1)
출력 드라이버 싱크 전류	$I_{SINK}$	0.3	0.49	—	A	HS[A:C], LS[A:C] (Note 1)
출력 드라이버 소스 저항	$R_{DSONSOURCE}$	—	14	26	$\Omega$	$I_{OUT} = -10\text{mA}$ , HS[A:C], LS[A:C]
출력 드라이버 싱크 저항 LS	$R_{DSONSINKLS}$	—	14	26	$\Omega$	$I_{OUT} = 10\text{mA}$ , LS[A:C]
출력 드라이버 싱크 저항 HS (동적)	$R_{DSONSINKHSDYN}$	—	14	26	$\Omega$	$I_{OUT} = 10\text{mA}$ , HS[A:C], 시간 < 1ms
출력 드라이버 싱크 저항 HS	$R_{DSONSINKHS}$	—	19	31	$\Omega$	$I_{OUT} = 10\text{mA}$ , HS[A:C]
출력 드라이버 결함 블랭킹 시간 (UVLO 및 OCP), DRVBL[1:0] 비트에 설정 (CFG2[1:0])	$t_{BLANK}$	3900	4400	4900	ns	00 – 기본값 (Note 1)
		2000	2200	2400		01 (Note 1)
		900	1100	1300		10 (Note 1)
		400	550	700		11 (Note 1)
출력 드라이버 UVLO 임계값	$V_{DUVLO}$	4	—	4.5	V	구성 레지스터 0 (비트 3 = 0)
출력 드라이버 PWM 데드 타임; DRVDT[2:0] 비트에 설정 (CFG2[4:2])	$t_{PWM\_DEAD}$	1800	2000	2200	ns	000 – 기본값 (Note 1)
		1550	1750	1950		001 (Note 1)
		1350	1500	1650		010 (Note 1)
		1100	1250	1400		011 (Note 1)
		900	1000	1150		100 (Note 1)
		650	750	900		101 (Note 1)
		450	500	650		110 (Note 1)
		200	250	350		111 (Note 1)
출력 드라이버 전파 지연 시간 켜기	$t_{GATE\_PROP\_ON}$	—	40	80	ns	PWMxy 활성에서 HSx/LSx > 10%까지 (Note 1)
출력 드라이버 전파 지연 시간 끄기	$t_{GATE\_PROP\_OFF}$	—	40	80	ns	PWMxy 비활성에서 HSx/LSx < 90%까지 (Note 1)
출력 드라이버 HS 구동 전압	$V_{HS}$	4.5	12	12.5	V	위상 핀과 관련됨 (Note 1)
출력 드라이버 LS 구동 전압	$V_{LS}$	4.5	12	12.5	V	접지와 관련됨 (Note 1)
출력 드라이버 단락 방지 임계값 (HIGH 측: $V_{DD} - V_{PHX}$ ), (LOW 측: $V_{PHX} - P_{GND}$ ), EXTOC[1:0] 비트에 설정 (CFG0[1:0])	$D_{SC\_THR}$	0.230	0.250	0.270	V	00 – 기본값 (Note 1)
		0.470	0.500	0.530		01 (Note 1)
		0.720	0.750	0.780		10 (Note 1)
		0.960	1.000	1.040		11 (Note 1)
출력 드라이버 단락 필터 시간	$T_{SC\_DLY}$	230	—	600	ns	$C_{LOAD} = 1000\text{pF}$ , $V_{DD} = 12\text{V}$ , 필터링 후 감지 (Note 1)
기타 모든 결함에 대한 필터 시간	$T_{FLT\_DLY}$	1400	—	3600	ns	Note 1
전원 켜기 또는 절전에서 대기까지	$t_{POWER}$	—	5	—	ms	$I_{VREG} = 70\text{mA}$

**Note 1:** 설계, 시뮬레이션 또는 특성화를 기준으로 제한됩니다. 생산 테스트를 거치지 않습니다.

# MCP8021/2

## AC/DC 특성 (CONTINUED)

전기 사양: 달리 명시되지 않는 한,  $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ , 일반 값은  $+25^{\circ}\text{C}$ ,  $V_{DD} = 13.5\text{V}$ ,  $C_{V_{BOOT}} = 4.7\ \mu\text{F}$ ,  $C_{V_{REG}} = 4.7\ \mu\text{F}$ ,  $C_{CP} = 220\ \text{nF}$ 입니다.

매개 변수	기호	최소	Typ.	최대	단위	조건
모터 작동 대기	$t_{\text{MOTOR}}$	—	35	—	$\mu\text{s}$	OE HIGH-LOW-HIGH 전환 < 1ms 결함 삭제 펄스( <b>Note 1</b> )
		—	5	10	ms	OE LOW-HIGH 전환, 대기 상태에서 작동까지( <b>Note 1</b> )
		—	—	16	ms	OE LOW-HIGH 전환, $V_{\text{BOOT}}$ 가 $V_{12\text{SM\_PG}}$ 에 도달하지 못한 경우, 대기 상태에서 작동까지( <b>Note 1</b> )
드라이버 출력 꺼짐 결함	$T_{\text{FAULT\_OFF}}$	—	—	—	$\mu\text{s}$	$C_{\text{LOAD}} = 1000\text{pF}$ , $V_{\text{DD}} = 12\text{V}$ , 결함 발생 후 시간( <b>Note 1</b> )
		—	0.420	1.0		XOCP( <b>Note 1</b> )
		—	2.4	4.0		OVLO( <b>Note 1</b> )
		—	4.2	6.0		모든 기타 결함( <b>Note 1</b> )
OE LOW에서 드라이버 출력까지 꺼짐	$T_{\text{DEL\_OFF}}$	—	3.2	4.0	$\mu\text{s}$	$C_{\text{LOAD}} = 1000\text{pF}$ , $V_{\text{DD}} = 12\text{V}$ , OE = LOW 이후 시간( <b>Note 1</b> )
OE LOW에서 대기 상태까지	$t_{\text{STANDBY}}$	0.9	—	1.35	ms	OE = LOW 이후 시간, SLEEP 비트 = 0
OE LOW에서 절전 상태까지	$t_{\text{SLEEP}}$	0.9	—	1.35	ms	OE = LOW 이후 시간, SLEEP 비트 = 1
OE 결함 삭제 펄스	$t_{\text{FAULT\_CLR}}$	1	—	900	$\mu\text{s}$	OE HIGH-LOW-HIGH 전환 시간

### 연산 증폭기(MCP8022)

입력 오프셋 전압	$V_{\text{OS}}$	-10	—	+10	mV	$V_{\text{CM}} = 0\text{V}$
입력 오프셋 온도 드리프트	$\Delta V_{\text{OS}}/\Delta T_A$	—	$\pm 2.0$	—	$\mu\text{V}/^{\circ}\text{C}$	$V_{\text{CM}} = 0\text{V}$ ( <b>Note 1</b> )
입력 바이어스 전류	$I_B$	-1	—	+1	$\mu\text{A}$	
공통 모드 입력 범위	$V_{\text{CMR}}$	-0.3	—	$V_{\text{REG}}$	V	
공통 모드 거부 비율	CMRR	—	80	—	dB	Freq = 1 kHz, $I_{\text{OUT}} = 10\ \mu\text{A}$ ( <b>Note 1</b> )
최대 출력 전압 범위	$V_{\text{OL}}, V_{\text{OH}}$	0.15	—	$V_{\text{REG}} - 0.300$	V	$I_{\text{OUT}} = \pm 200\ \mu\text{A}$
슬루 레이트	SR	—	$\pm 7$	—	V/ $\mu\text{s}$	대칭, $C_{\text{LOAD}} = 20\text{pF}$ ( <b>Note 1</b> )
개인 대역폭 제품	GBWP	4	10.0	—	MHz	<b>Note 1</b>

### I/O 포트

#### 디지털 인터페이스

디지털 입/출력	DIGITAL <sub>I/O</sub>	0	—	5.5	V	$V_{\text{REG}} = 5.0\text{V}$ 버전( <b>Note 1</b> )
		0	—	3.3		$V_{\text{REG}} = 3.3\text{V}$ 버전( <b>Note 1</b> )
디지털 오픈 드레인 저전압	DIGITAL <sub>V<sub>I/O</sub></sub>	—	—	50	mV	$I_{\text{LOAD}} = 1\text{mA}$
디지털 입력 상승 임계값	$V_{\text{DIG\_HI\_TH}}$	—	—	1.26	V	
디지털 입력 하강 임계값	$V_{\text{DIG\_LO\_TH}}$	0.54	—	—	V	
디지털 입력 전류	$I_{\text{DIG}}$	—	30	100	$\mu\text{A}$	$V_{\text{DIG}} = 3.0\text{V}$
		—	0.2	—		$V_{\text{DIG}} = 0\text{V}$
입력 풀다운 저항	$R_{\text{PULLDN}}$	—	51	—	k $\Omega$	PWM[A:C]H/L, OE 핀

**Note 1:** 설계, 시뮬레이션 또는 특성화를 기준으로 제한됩니다. 생산 테스트를 거치지 않습니다.

## AC/DC 특성 (CONTINUED)

전기 사양: 달리 명시되지 않는 한,  $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ , 일반 값은  $+25^{\circ}\text{C}$ ,  $V_{DD} = 13.5\text{V}$ ,  $C_{V_{BOOT}} = 4.7 \mu\text{F}$ ,  $C_{V_{REG}} = 4.7 \mu\text{F}$ ,  $C_{CP} = 220 \text{nF}$ 입니다.

매개 변수	기호	최소	Typ.	최대	단위	조건
<b>아날로그 인터페이스</b>						
아날로그 저전압 입력	ANALOG <sub>VIN</sub>	0	—	5.5	V	고전압 핀 제외( <b>Note 1</b> )
아날로그 저전압 출력	ANALOG <sub>VOUT</sub>	0	—	V <sub>REG</sub>	V	고전압 핀 제외( <b>Note 1</b> )
<b>WAKE 입력</b>						
입력 전압	WAKE <sub>I/O</sub>	0	—	V <sub>DD</sub>	V	
입력 상승 임계값	V <sub>WAKE_HI_TH</sub>	—	—	1.26	V	( <b>Note 1</b> )
입력 하강 임계값	V <sub>WAKE_LO_TH</sub>	0.54	—	—	V	
입력 전류	I <sub>WAKE</sub>	—	0.2	—	μA	V <sub>WAKE</sub> = 0.0V( <b>Note 1</b> )
		—	70	—		V <sub>WAKE</sub> = 3.3V( <b>Note 1</b> )
		—	106	—		V <sub>WAKE</sub> = 5.0V( <b>Note 1</b> )
		—	596	—		V <sub>WAKE</sub> = 28V( <b>Note 1</b> )
입력 풀다운 저항	R <sub>WAKE_PULLDN</sub>	—	51	—	kΩ	
절전 해제 신호 설정 시간	t <sub>WAIT_SETUP</sub>	150	—	—	μs	절전 해제 펄스의 상승 에지 이전 최소 시간 WAKE 핀은 로직 LOW여야 합니다.
<b>DE2 통신</b>						
전송 속도	BAUD	9030	9600	10170	bps	반이중형
전원 켜기 지연	PU_DELAY	—	6	10	ms	상승 V <sub>DD</sub> ≥ 6V에게 DE2 간의 시간이 POR 메시지 전송을 시작합니다. 이 때, C <sub>VREG</sub> = 1 μF ( <b>Note 1</b> )
DE2 싱크 전류	I <sub>DE2_SINK</sub>	1	—	—	mA	V <sub>DE2</sub> ≤ 50 mV ( <b>Note 1</b> )
DE2 메시지 응답 시간	t <sub>DE2_RSP</sub>	0	—	1	ms	마지막으로 수신한 정지 비트에서 응답 시작 비트까지의 시간
DE2 호스트 대기 시간	t <sub>DE2_WAIT</sub>	2.8	—	—	ms	호스트가 응답을 기다리는 최소 시간, 9600 BAUD 기반의 패킷 3개
DE2 메시지 수신 시간 초과	DE2 <sub>RCVTOUT</sub>	—	—	1.45	ms	정지 비트가 없는 경우 NACK에 시작 비트를 수신한 이후 시간
Auto-Baud 감지 창(중단)	ABAUD <sub>DET</sub>	1.29	—	2.00	ms	DE2 링크에서 연속적인 로직 LOW를 유효하게 감지하는 창
Auto-Baud 응답 지연	ABAUD <sub>DLY</sub>	—	1.00	—	ms	ABAUD <sub>DET</sub> 에서 0x55 바이트 전송 시작까지 지연
Auto-Baud 완료 지연	ABAUD <sub>COMP</sub>	—	2.00	—	ms	Auto-Baud 기능을 종료하기 전에 0x55 바이트 전송 이후 지연
호스트에서 다중 바이트 메시지 바이트 사이의 지연	t <sub>DE2_HOST_MULTI_DLY</sub>	—	—	1.3	ms	호스트에서 도달하는 메시지 바이트 사이의 지연

**Note 1:** 설계, 시뮬레이션 또는 특성화를 기준으로 제한됩니다. 생산 테스트를 거치지 않습니다.

# MCP8021/2

## 온도 사양

매개 변수	기호	최소	유형	최대	단위	조건
<b>온도 범위(Note 1)</b>						
지정 온도 범위	$T_A$	-40	—	+150	°C	
동작 온도 범위	$T_J$	-40	—	+165	°C	
보관 온도 범위	$T_A$	-55	—	+165	°C	
<b>패키지 열 저항</b>						
5mm x 5mm 28리드 VQFN	$\theta_{JA}$	—	35	—	°C/W	4 레이어 JC51-7 표준 보드, 자연 대류
	$\theta_{JC}$	—	10	—		
5mm x 5mm 40리드 VQFN	$\theta_{JA}$	—	35	—	°C/W	4 레이어 JC51-7 표준 보드, 자연 대류
	$\theta_{JC}$	—	10	—		
4.4mm 28리드 TSSOP-EP, 0.65mm 피치	$\theta_{JA}$	—	34	—	°C/W	4 레이어 JC51-7 표준 보드, 자연 대류
	$\theta_{JC}$	—	5	—		
4.4mm 38리드 TSSOP-EP, 0.50 mm 피치	$\theta_{JA}$	—	34	—	°C/W	4 레이어 JC51-7 표준 보드, 자연 대류
	$\theta_{JC}$	—	5	—		

**Note 1:** 최대 허용 전력 손실은 주변 온도, 최대 허용 접합부 온도, 접합부-공기 열 저항(즉,  $T_A$ ,  $T_J$ ,  $\theta_{JA}$ )의 상관 관계로 결정됩니다. 최대 허용 전력 손실을 초과하면 디바이스 작동 접합부 온도가 최대 +165°C 정격을 초과하게 됩니다. 접합부 온도가 계속 +165°C를 초과하면 디바이스 안정성에 영향이 있을 수 있습니다.

## ESD, 감수율, 서지 및 래치업 테스트

매개 변수	표준 및 테스트 조건	값
입력 전압 서지	ISO 16750-2	500ms에서 40V
1.5k $\Omega$ /100pF일 때 ESD HBM	CEI/IEC 60749-26: 2006 AEC-Q100-002-Ref E JEDEC JS-001-2017	$\pm 2$ kV
ESD CDM – 코너 핀	ANSI/ESD-STM5.3.1-2009 CDM13073 AEC-Q100-011-Ref_B	$\pm 750$ V
ESD CDM – 다른 모든 핀	ANSI/ESD-STM5.3.1-2009 CDM13073 AEC-Q100-011-Ref_B	$\pm 500$ V
래치업 감수율	AEC Q100-004, 150°C JEDEC JESD78	>100mA

## 2.0 일반적인 성능 곡선

**Note:** 아래 그래프와 표는 제한된 수의 샘플을 기준으로 한 통계 요약이며 정보용으로만 제공됩니다. 여기에 나열된 성능 특성은 테스트되거나 보장되지 않습니다. 일부 그래프나 표에서 표시된 데이터는 지정된 작동 범위 밖(예: 지정된 전원 공급 범위 밖)이므로 보증 범위를 벗어납니다.

**참고:** 달리 명시하지 않는 한,  $T_A = +25^\circ\text{C}$ 일 때, 접합부 온도( $T_J$ )는 테스트 대상 디바이스를 원하는 접합부 온도와 동일한 주변 온도에 노출시키면 같아집니다. 테스트 시간은 주변 온도에 대한 접합부 온도 상승이 유의미하지 않을 만큼 짧게 적용합니다.

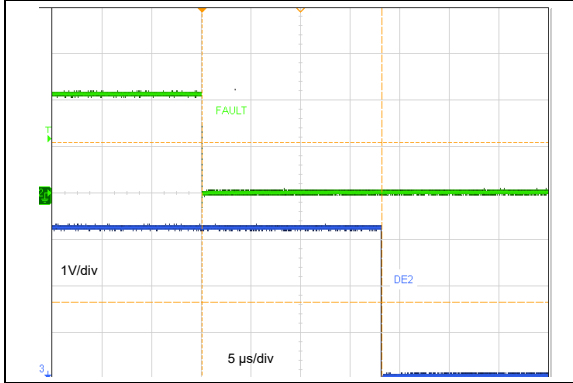


그림 2-1: Fault Low 부터 DE2 Message 까지의 Delay

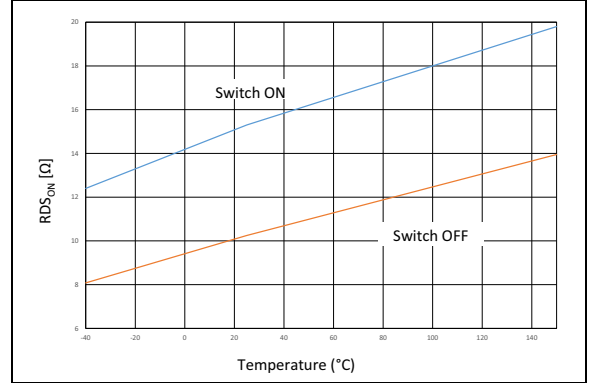


그림 2-4: 드라이버  $R_{DS(on)}$ 과 온도 간 비교

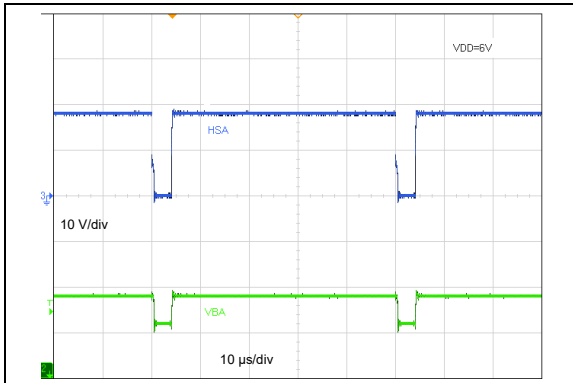


그림 2-2: 92% 듀티 사이클에서 부트스트랩 전압

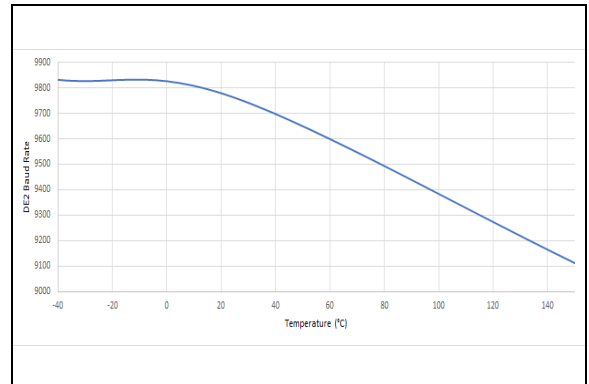


그림 2-5: Auto-Baud와 온도 간 비교

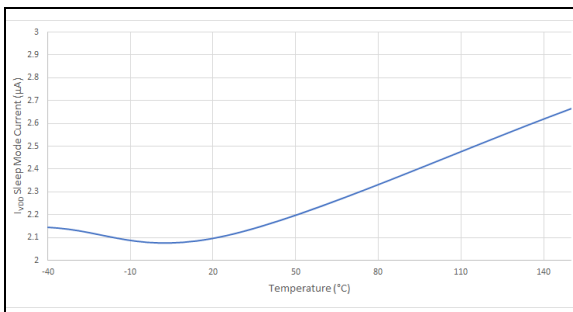


그림 2-3: 절전 전류와 온도 간 비교(MCP8022)

# MCP8021/2

---

---

NOTES:

## 3.0 핀 설명

표 3-1 및 표 3-2에 핀에 대한 설명이 명시되어 있습니다.

표 3-1: MCP8021 – 핀 기능

28리드 TSSOP	28리드 VQFN	기호	I/O	설명
1	25	V <sub>BOOT</sub>	전원	부트스트랩 및 내부 LOW측 게이트 구동 회로 공급 출력
2	26	V <sub>REG</sub>	전원	선형 레귤레이터 출력
3	27	V <sub>DD</sub>	전원	입력 공급
4	28	CAP2	I/O	차지 펌프 플라이 콘덴서 입력
5	1	CAP1	I/O	차지 펌프 플라이 콘덴서 입력 <sup>(1)</sup>
6	2	PWMCL	I	디지털 입력, 위상 C의 LOW 측 제어, 풀다운 저항기
7	3	PWMCH	I	디지털 입력, 위상 C의 HIGH 측 제어, 풀다운 저항기
8	4	PWMBL	I	디지털 입력, 위상 B의 LOW 측 제어, 풀다운 저항기
9	5	PWMBH	I	디지털 입력, 위상 B의 HIGH 측 제어, 풀다운 저항기
10	6	PWMAL	I	디지털 입력, 위상 A의 LOW 측 제어, 풀다운 저항기
11	7	PWMAH	I	디지털 입력, 위상 A의 HIGH 측 제어, 풀다운 저항기
12	8	FAULT	O	디지털 입력, 드라이버 결함, 오픈 드레인
13	9	OE	I	디지털 입력, 디바이스 출력 활성화, 풀다운 저항기
14	10	DE2	I/O	디지털 입/출력, 반이중 통신, 오픈 드레인
15	11	WAKE	I	HV 디지털 에지 트리거 입력, 절전모드에서 디바이스 절전 해제, 풀다운 저항기
16	12	P <sub>GND</sub>	전원	전원 0V 기준
17	13	PHC	I/O	위상 C의 HIGH 측 MOSFET 드라이버 바이어스 기준
18	14	HSC	O	위상 C의 HIGH 측 N 채널 MOSFET 게이트 드라이브
19	15	VBC	전원	위상 C의 HIGH 측 MOSFET 드라이버 바이어스
20	16	PHB	I/O	위상 B의 HIGH 측 MOSFET 드라이버 바이어스 기준
21	17	HSB	O	위상 B의 HIGH 측 N 채널 MOSFET 게이트 드라이브
22	18	VBB	전원	위상 B의 HIGH 측 MOSFET 드라이버 바이어스
23	19	PHA	I/O	위상 A의 HIGH 측 MOSFET 드라이버 바이어스 기준
24	20	HSA	O	위상 A의 HIGH 측 N 채널 MOSFET 게이트 드라이브
25	21	VBA	전원	위상 A의 HIGH 측 MOSFET 드라이버 바이어스
26	22	LSC	O	위상 C의 LOW 측 N 채널 MOSFET 게이트 드라이브
27	23	LSB	O	위상 B의 LOW 측 N 채널 MOSFET 게이트 드라이브
28	24	LSA	O	위상 A의 LOW 측 N 채널 MOSFET 게이트 드라이브
EP	EP	P <sub>GND</sub>	전원	노출형 패드, 전원 0V 기준(P <sub>GND</sub> )에 연결

**Note 1:** CAP1 핀의 절대 최소 전압 사양을 유지할 수 있도록 CAP1 핀과 HV<sub>SS</sub> 사이에 Schottky 다이오드를 사용하는 것이 좋습니다.

# MCP8021/2

표 3-2: MCP8022 – 핀 기능

40리드 VQFN	38리드 TSSOP	기호	I/O	설명
1	5	DE2	I/O	디지털 입/출력, 반이중 통신, 오픈 드레인
2	6	PWMCL	I	디지털 입력, 위상 C의 LOW 측 제어, 풀다운 저항기
3	7	PWMCH	I	디지털 입력, 위상 C의 HIGH 측 제어, 풀다운 저항기
4	8	PWMBL	I	디지털 입력, 위상 B의 LOW 측 제어, 풀다운 저항기
5	9	PWMBH	I	디지털 입력, 위상 B의 HIGH 측 제어, 풀다운 저항기
6	10	PWMAL	I	디지털 입력, 위상 A의 LOW 측 제어, 풀다운 저항기
7	11	PWMAH	I	디지털 입력, 위상 A의 HIGH 측 제어, 풀다운 저항기
8	12	OE	I	디지털 입력, 디바이스 출력 활성화, 풀다운 저항기
9	13	FAULT	O	디지털 입력, 드라이버 결함, 오픈 드레인
10	—	P <sub>GND</sub>	전원	전원 0V 기준
11	14	OUT3	O	연산 증폭기 3 출력
12	15	IN3-	I	연산 증폭기 3 반전 입력
13	16	IN3+	I	연산 증폭기 3 비반전 입력
14	17	OUT2	O	연산 증폭기 2 출력
15	18	IN2-	I	연산 증폭기 2 반전 입력
16	19	IN2+	I	연산 증폭기 2 비반전 입력
17	20	OUT1	O	연산 증폭기 1 출력
18	21	IN1-	I	연산 증폭기 1 반전 입력
19	22	IN1+	I	연산 증폭기 1 비반전 입력
20	23	WAKE	I	HV 디지털 에지 트리거 입력, 절전 모드에서 디바이스 절전 해제, 풀다운 저항기
21	24	P <sub>GND</sub>	전원	전원 0V 기준
22	25	PHC	I/O	위상 C의 HIGH 측 MOSFET 드라이버 바이어스 기준
23	26	HSC	O	위상 C의 HIGH 측 N 채널 MOSFET 게이트 드라이브
24	27	VBC	전원	위상 C의 HIGH 측 MOSFET 드라이버 바이어스
25	28	PHB	I/O	위상 B의 HIGH 측 MOSFET 드라이버 바이어스 기준
26	29	HSB	O	위상 B의 HIGH 측 N 채널 MOSFET 게이트 드라이브
27	30	VBB	전원	위상 B의 HIGH 측 MOSFET 드라이버 바이어스
28	31	PHA	I/O	위상 A의 HIGH 측 MOSFET 드라이버 바이어스 기준
29	32	HSA	O	위상 A의 HIGH 측 N 채널 MOSFET 게이트 드라이브
30	33	VBA	전원	위상 A의 HIGH 측 MOSFET 드라이버 바이어스
—	34	P <sub>GND</sub>	전원	전원 0V 기준
31	35	LSC	O	위상 C의 LOW 측 N 채널 MOSFET 게이트 드라이브
32	36	LSB	O	위상 B의 LOW 측 N 채널 MOSFET 게이트 드라이브
33	37	LSA	O	위상 A의 LOW 측 N 채널 MOSFET 게이트 드라이브
34	38	VBOOT	전원	부트스트랩 및 내부 LOW 측 게이트 구동 회로 공급 출력
35	—	P <sub>GND</sub>	전원	전원 0V 기준
36	—	P <sub>GND</sub>	전원	전원 0V 기준
37	1	VREG	전원	선형 레귤레이터 출력
38	2	V <sub>DD</sub>	전원	입력 공급
39	3	CAP2	I/O	차지 펌프 플라이 콘덴서 입력
40	4	CAP1	I/O	차지 펌프 플라이 콘덴서 입력 <sup>(1)</sup>
EP	EP	P <sub>GND</sub>	전원	노출형 패드, 전원 0V 기준(P <sub>GND</sub> )에 연결

**Note 1:** CAP1 핀의 절대 최소 전압 사양을 유지할 수 있도록 CAP1 핀과 HV<sub>SS</sub> 사이에 Schottky 다이오드를 사용하는 것이 좋습니다.



### 3.1 통신 포트(DE2)

오픈 드레인 통신 노드입니다. DE2 통신은 반이중, 9600 baud, 8비트이며, 패리티 통신 링크가 없습니다. 오픈 드레인 DE2 핀은 외부 풀업 저항기를 사용하여 High로 풀업해야 합니다. 이 핀은 로우 구동하면  $V_{DE2}$  가 50mV 이하일 때 1mA의 최소 구동 성능을 갖습니다.

### 3.2 LOW 측 PWM 입력 (PWMAL, PWMBL, PWMCL)

LOW 측 드라이버 제어를 위한 디지털 PWM 입력입니다. 각 입력에는 풀다운 저항기가 있습니다. PWM 신호는 데드 타임 타이밍을 포함하거나 시스템이 CFG2 구성 레지스터를 사용하여 데드 타이밍을 설정할 수 있습니다.

### 3.3 HIGH 측 PWM 입력 (PWMAH, PWMBH, PWMCH)

HIGH 측 드라이버 제어를 위한 디지털 PWM 입력입니다. 각 입력에는 풀다운 저항기가 있습니다. PWM 신호는 데드 타임 타이밍을 포함하거나 시스템이 CFG2 구성 레지스터를 사용하여 데드 타이밍을 설정할 수 있습니다.

### 3.4 출력 활성화 입력(OE)

출력 활성화 입력 핀은 출력 드라이버 및 온보드 기능을 활성화/비활성화하는 데 사용됩니다. OE가 High일 때 모든 디바이스 기능이 활성화됩니다. OE가 Low일 때 디바이스는 대기 모드 또는 절전 모드로 작동합니다. 대기 모드가 활성화되면  $V_{BOOT}$  출력 공급 및 차지 펌프가 비활성화됩니다. CFG0 구성 레지스터에 OPAMP 비트가 설정되면 MCP8022의 연산 증폭기도 비활성화됩니다. HIGH 측 및 LOW 측 게이트 드라이브 출력은 OE가 Low로 구동되는 100ns 이내에서 모두 Low 상태로 설정됩니다. OE가 Low 상태가 되고 1ms 이후 디바이스가 대기 모드 또는 절전 모드로 전환됩니다.

OE 핀은 하드웨어 Fault를 Clear하는 데 사용할 수 있습니다. Fault가 발생하면 OE 입력을 사용하여 핀을 Low로 설정했다가 다시 High로 설정하여 이를 해결할 수 있습니다. 하드웨어 Fault가 더 이상 발생하지 않으면 OE 신호의 상승 에지에 의해 Fault가 Clear됩니다.

OE 핀은 CFG0 구성 레지스터의 SLEEP 비트가 '1'로 설정된 경우 절전 모드를 활성화하는 데 사용됩니다. 대기 모드 또는 절전 모드로 전환하기 전에 최소 1ms 동안 OE는 낮음 상태여야 합니다. 이를 통해 절전 모드로 전환하지 않고 OE를 전환하여 Fault를 Clear할 수 있습니다.

OE 핀에는 내부 풀다운 저항기가 있습니다.

### 3.5 Fault 출력(Fault)

Fault 출력 핀입니다. Fault가 활성화 중일 때 래치된 오픈 드레인 출력은 Low가 됩니다. 표 4-4는 FAULT 핀을 Low 상태로 만드는 Fault를 보여줍니다. 핀은 Fault의 발생이 사라지고 OE 핀이 Low에서 High로 전환되어 내부 Fault 래치가 삭제될 때까지 Low 상태를 유지합니다.

FAULT 핀은 출력 전체에 대해 50mV 미만의 강하를 유지하면서 1mA의 전류를 싱크할 수 있습니다.

또한 FAULT 핀은 스테이트 머신이  $V_{REG}$  상태를 완료할 때까지 초기 전원을 켜는 즉시 활성화(낮음)됩니다. 이는 외부 호스트에 드라이버가 준비되었음을 알리는데 사용될 수 있습니다.

### 3.6 전원 접지(P<sub>GND</sub>), 노출형 패드(EP)

디바이스 접지입니다. PCB 접지 트레이스는 전원에 짧고 넓은 'Star' 패턴을 형성해야 합니다. 노출형 패드(EP)는 PCB에 납땜 방식으로 부착해야 합니다. EP 아래의 PCB 영역은 디바이스로부터 열을 전달할 수 있도록 열 바이어스가 있는 구리 주입부여야 합니다.

### 3.7 연산 증폭기 출력(OUT1, OUT2, OUT3) (MCP8022)

연산 증폭기 출력입니다. 이러한 범용 증폭기는 전류 감지 계인에 사용될 수 있습니다. 증폭기는 OE = 0이고 CFG0 구성 레지스터의 OPAMP 비트가 설정되면 비활성화됩니다.

### 3.8 연산 증폭기 입력 (IN1+/-, IN2+/-, IN3+/-) (MCP8022)

연산 증폭기 반전 및 비반전 입력입니다. 해당 증폭기의 OUTx 핀과 함께 사용하여 증폭기 계인을 설정할 수 있습니다. 증폭기는 OE = 0이고 CFG0 구성 레지스터의 OPAMP 비트가 설정되면 대기 모드에서 비활성화됩니다.

### 3.9 Wake 입력(WAKE)

WAKE 핀에는 내부 풀다운 저항기가 있습니다.

디바이스는 핀에서  $t_{WAIT\_SETUP}$ 을 초과하여 지속되는 Low 상태를 감지한 후 WAKE 핀의 상승 에지에 있는 절전 모드에서 해제됩니다. WAKE 핀은 최대  $V_{DD}$ 의 전압 수준에서 작동할 수 있습니다.

### 3.10 모터 위상 입력 (PHA, PHB, PHC)

모터의 위상 신호입니다. 이러한 신호는 HIGH 측 N-채널 MOSFET 드라이버 바이어스 기준 및 Back EMF 감지 입력을 제공합니다. 위상 신호는 또한 부트스트랩 콘덴서와 함께 사용되어 VBx 입력을 통해 HIGH 측 게이트 드라이브를 제공합니다.

### 3.11 HIGH 측 N-MOSFET 게이트 드라이버 출력(HSA, HSB, HSC)

HIGH 측 N-채널 MOSFET 게이트 구동 신호입니다. 외부 MOSFET의 게이트에 연결됩니다. 이러한 핀과 MOSFET 게이트 사이에는 위상 노드 슬루 레이트 및 MOSFET 전류를 제한하기 위해 저항 및 게이트-소스 콘덴서를 사용할 수 있습니다.

### 3.12 부트스트랩 입력(VBA, VBB, VBC)

HIGH 측 MOSFET 드라이버 바이어스입니다. 부트스트랩 차지 펌프 다이오드 음극과 부트스트랩 차지 펌프 콘덴서 사이에 이러한 핀을 연결합니다.  $V_{BOOT}$  출력은 다이오드 양극에서 부트스트랩 공급 전압을 제공하는 데 사용됩니다. 위상 신호는 부트스트랩 차지 펌프 콘덴서의 다른 쪽에 연결됩니다. LOW 측 드라이버에 의해 위상 신호가 Low로 풀링되면 부트스트랩 콘덴서가  $V_{BOOT}$ 으로 충전됩니다. LOW 측 드라이버가 꺼지고 HIGH 측 드라이버가 켜지면 위상 신호가  $V_{DD}$ 로 풀링되어 부트스트랩 전압이  $V_{DD} + 12V$ 로 상승합니다.

### 3.13 LOW 측 N-MOSFET 게이트 드라이버 출력(LSA, LSB, LSC)

LOW 측 N-채널 MOSFET 구동 신호입니다. 외부 MOSFET의 게이트에 연결됩니다. 이러한 핀과 MOSFET 게이트 사이에는 전류 및 슬루 레이트를 제한하기 위해 저항기 및 게이트-소스 콘덴서를 사용할 수 있습니다.

### 3.14 부트스트랩 공급( $V_{BOOT}$ )

부트스트랩 공급 전압 레귤레이터 출력입니다.  $V_{BOOT}$  레귤레이터 출력은 홀 효과 센서, 증폭기 또는 호스트 프로세서와 같은 외부 디바이스에 전원을 공급하는 데 사용할 수 있습니다. 레귤레이터 출력에는 안정성을 위해 출력 콘덴서가 필요합니다. 출력 콘덴서의 양극은  $V_{BOOT}$  핀에 물리적으로 최대한 가깝게 배치해야 합니다.  $V_{BOOT}$  회로가 안정적으로 작동하려면 최소  $4.7 \mu F$ 의 콘덴서가 필요합니다. 과도 성능을 높이기 위해 더 큰 용량을 사용할 수 있습니다.  $V_{BOOT}$  레귤레이터는 차지 펌프가 활성 상태일 때 내부 차지 펌프에 의해 공급됩니다. 차지 펌프가 비활성화되면  $V_{BOOT}$  레귤레이터는  $V_{DD}$ 를 통해 공급됩니다.

콘덴서 유형으로 세라믹, 탄탈 또는 알루미늄 전해액을 사용할 수 있습니다. 세라믹의 낮은 ESR 특성으로 고주파에서 더 향상된 잡음 및 PSRR 성능을 제공합니다.

### 3.15 +3.3V 또는 +5V LDO( $V_{REG}$ )

$V_{REG}$  핀은 디바이스 부품 번호에 따라 +3.3V 또는 +5V LDO(로우 드롭아웃) 전압 레귤레이터 출력이 될 수 있습니다.  $V_{REG}$  LDO는 홀 효과 센서, 증폭기 또는 호스트 프로세서와 같은 외부 디바이스에 전원을 공급하는데 사용할 수 있습니다.  $V_{REG}$  LDO는 디바이스가 절전 모드가 아닌 경우 활성화됩니다. LDO는 안정성을 위해 출력 콘덴서가 필요합니다. 출력 콘덴서의 양극은  $V_{REG}$  핀에 물리적으로 최대한 가깝게 배치해야 합니다. 대부분의 애플리케이션에서 최소  $4.7 \mu F$ 의 콘덴서를 통해 LDO 회로의 안정적인 작동을 보장합니다. 과도 성능을 높이기 위해 더 큰 용량을 사용할 수 있습니다.

콘덴서 유형으로 세라믹, 탄탈 또는 알루미늄 전해액을 사용할 수 있습니다. 세라믹의 낮은 ESR 특성으로 고주파에서 더 향상된 잡음 및 PSRR 성능을 제공합니다.

### 3.16 전원 공급 입력( $V_{DD}$ )

$V_{DD}$ 를 주 공급 전압에 연결합니다. 이 전압은 모터 전압과 같아야 합니다. 드라이버 과전류 기능은  $V_{DD}$  핀에 상대적입니다.  $V_{DD}$  전압이 모터 전압과 다른 경우 과전류 방지 기능을 사용할 수 없습니다.

$V_{DD}$  전압은 디바이스의 최대 작동 한계를 초과해서는 안 됩니다. 벌크 콘덴서를 핀 가까이 연결하여 양호한 부하 단계 성능과 과도 방지 기능을 얻을 수 있습니다. 실제 정전 용량은 드라이버 공급 출력 측에 연결된 콘덴서의 전체 합과 같거나 커야 합니다. 연결된 콘덴서는  $V_{REG}$ ,  $V_{BOOT}$  및  $V_{BX}$ (3개의 부트스트랩 콘덴서) 및 차지 펌프 정전 용량입니다.

#### EQUATION 3-1: $V_{DD}$ 벌크 콘덴서 계산

$$CV_{DD} \geq CV_{REG} + CV_{BOOT} + (3 \times CV_{BX}) + C_{CAPx}$$

콘덴서 유형으로 세라믹, 탄탈 또는 알루미늄 전해액을 사용할 수 있습니다. 세라믹의 낮은 ESR 특성은 높은 주파수에서 낮은 전압 강하, 더 나은 잡음 및 PSRR 성능을 제공합니다.

### 3.17 차지 펌프 플라잉 콘덴서(CAP1, CAP2)

차지 펌프 플라잉 콘덴서 연결부입니다. 이 두 핀 사이에 차지 펌프 콘덴서를 연결합니다. 차지 펌프 플라잉 콘덴서( $C_{CP}$ )는 차지 펌프가 활성 상태일 때  $V_{BOOT}$  전압 레귤레이터에 전원을 공급합니다.

CAP1 핀의 절대 최소 전압 사양을 유지할 수 있도록 CAP1 핀과  $HV_{SS}$  사이에 Schottky 다이오드를 사용하는 것이 좋습니다.

## 4.0 상세 설명

### 4.1 스테이트 다이어그램

#### 4.1.1 MCP8021/2 스테이트 다이어그램

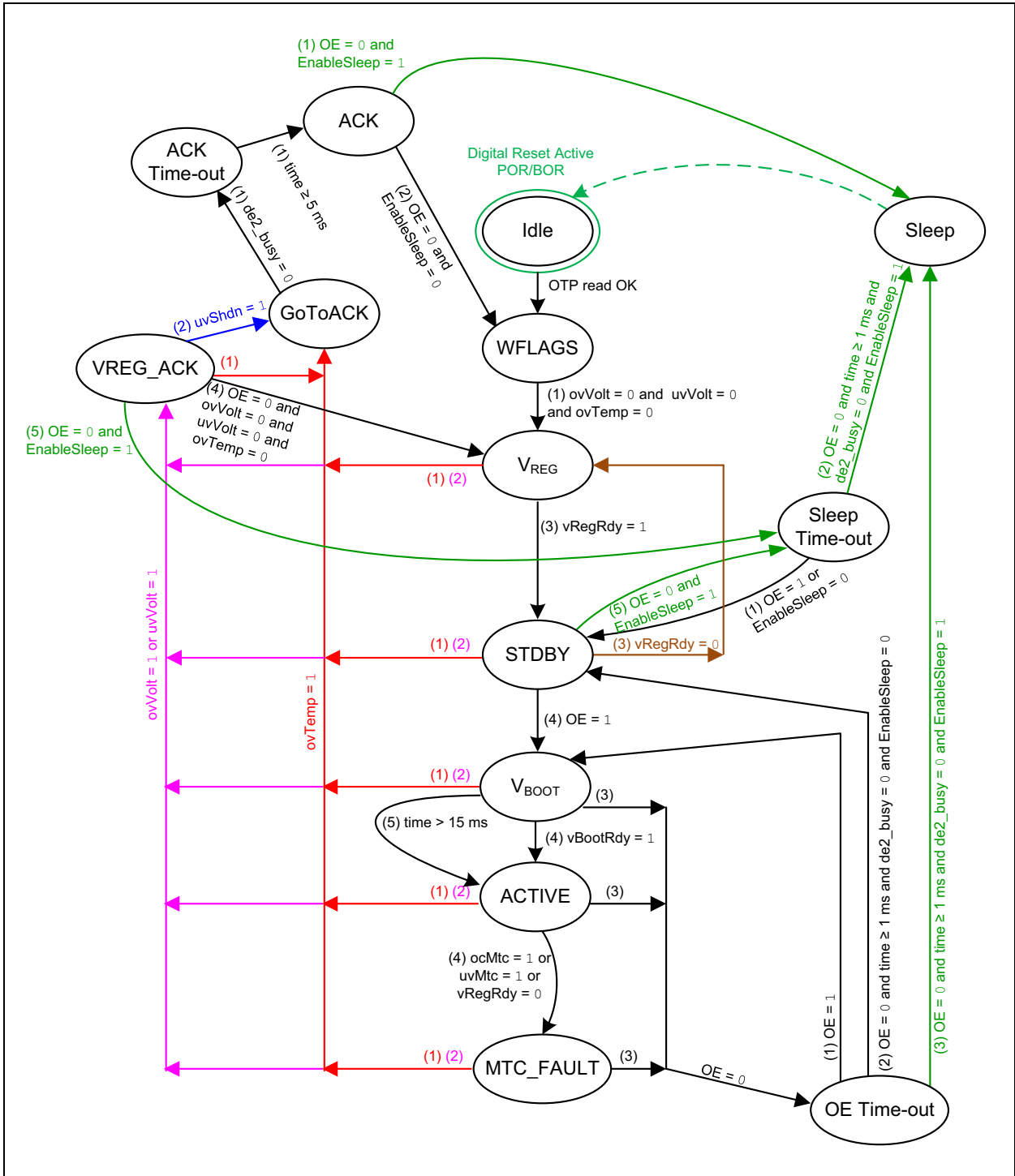


그림 4-1: MCP8021/2 스테이트 머신

# MCP8021/2

## 4.1.2 DE2 수신 및 AUTO-BAUD 시퀀스

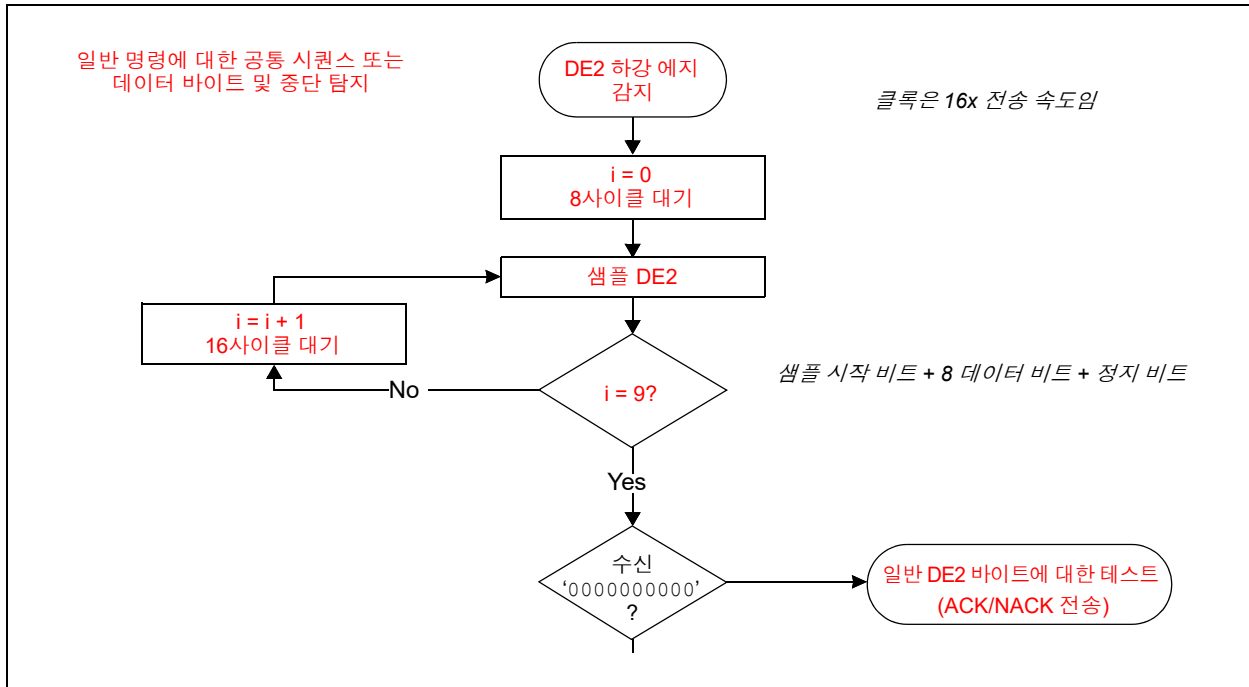


그림 4-2: DE2 데이터 수신 및 Auto-Baud Rate 시퀀스(1부)

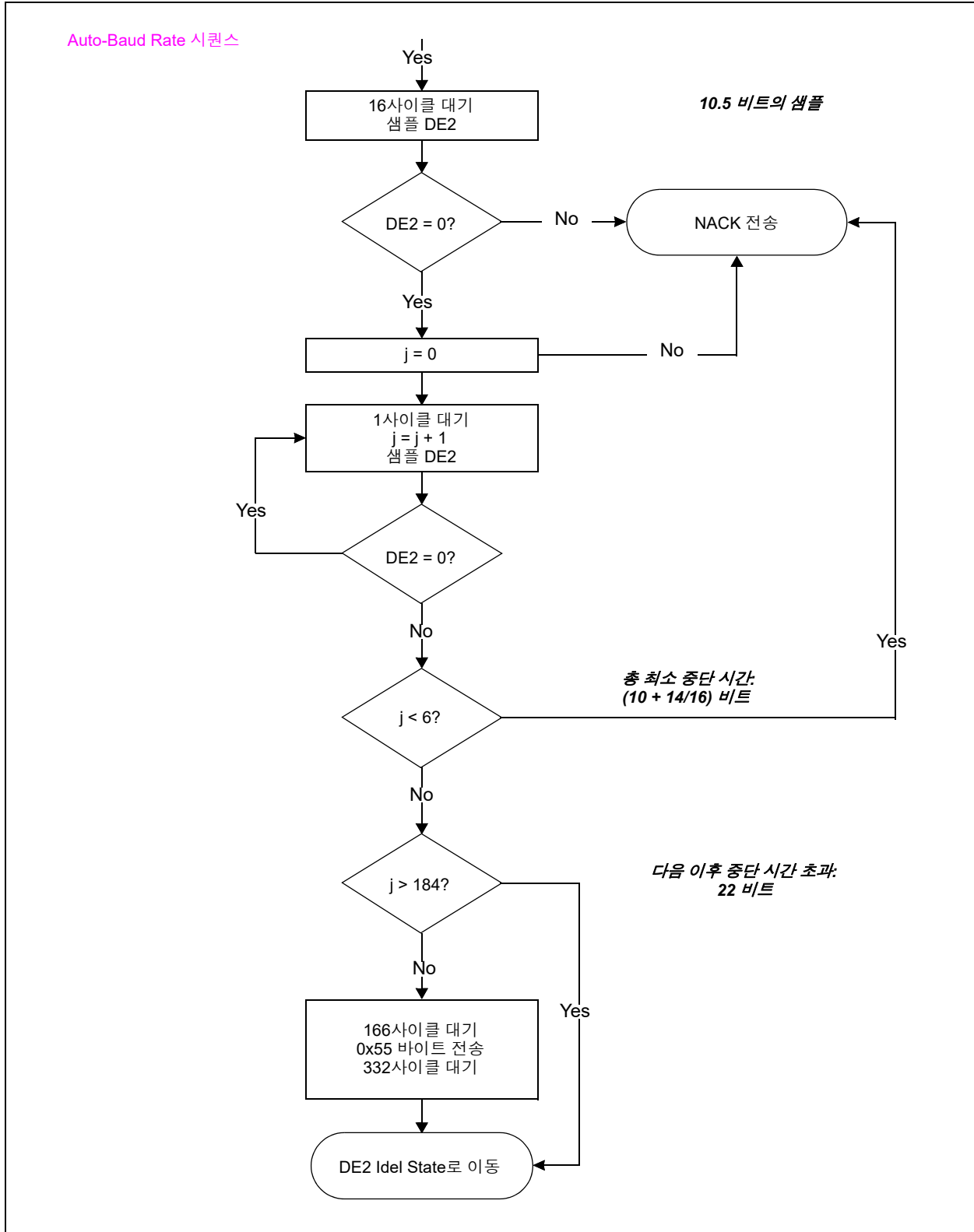


그림 4-3: DE2 데이터 수신 및 Auto-Baud Rate 시퀀스(2부)

## 4.2 바이어스 생성기

내부 바이어스 생성기는 여러 전압 레일을 제어합니다. 두 개의 고정 출력 LDO 선형 레귤레이터, 내부 바이어스 공급 LDO 및 차지 펌프는 바이어스 생성기를 통해 제어됩니다. 또한 바이어스 생성기는 감시 기능도 수행합니다.

### 4.2.1 차지 펌프

비조정식 차지 펌프는 낮은 입력 공급 전압 조건에서  $V_{BOOT}$  전압 레귤레이터에 대한 입력을 승압하는 데 사용됩니다. 디바이스에 대한 입력 바이어스( $V_{DD}$ )가  $CP_{START}$  전압 아래로 내려가면 차지 펌프가 활성화됩니다. 활성화되면  $V_{BOOT}$  레귤레이터의 입력에는  $2 \times V_{DD}$ 가 표시됩니다. 차지 펌프는  $V_{DD}$  공급 전압이 5.25V ~ 7V일 때 15mA에서 +9V의  $V_{BOOT}$  출력을 유지할 수 있습니다. 차지 펌프는 공급 입력 전압이 7V ~ 13.5V일 때 20mA에서 +12V의  $V_{BOOT}$  출력을 유지할 수 있습니다. 13.5V를 초과하는  $V_{DD}$  전압에서는 차지 펌프가 비활성화되고 바이패스되므로 30mA에서 +12V의 출력 전압이 허용됩니다.

일반적인 차지 펌프 플라잉 콘덴서,  $C_{CP}$ 는 0.1 $\mu$ F ~ 1.0 $\mu$ F 세라믹 콘덴서입니다.

### 4.2.2 $V_{BOOT}$ 전압 레귤레이터

$V_{BOOT}$  전압 레귤레이터 레일은 통합 3상 전원 MOSFET 브리지 드라이버에 바이어스 전압을 공급하는 데 사용됩니다.

레귤레이터는 30mA의 외부 부하 전류를 공급할 수 있습니다. 레귤레이터의 최소 과전류 한도는 40mA입니다.

레귤레이터는 통합 차지 펌프로부터 전력을 공급받습니다. +14V를 초과하는 공급 전압( $V_{DD}$ )에서 작동하면 통합 차지 펌프가 비활성화되고  $V_{DD}$  공급 장치가  $V_{BOOT}$  전압 레귤레이터에 전원을 공급합니다.  $V_{BOOT}$  레귤레이터 출력은 설계 전압보다 낮을 수 있지만, 레귤레이터의 드롭아웃 전압으로 인해  $V_{DD}$  범위는 +12.5 ~ +13.0V입니다.

$V_{BOOT}$  레귤레이터는 내부 제어 루프를 안정화하고 부트스트랩 콘덴서의 에너지를 유지하기 위해  $V_{BOOT}$ 에서 GND로 연결된 출력 콘덴서가 필요합니다.  $V_{BOOT}$  전압 레귤레이터 출력에는 최소 4.7  $\mu$ F의 세라믹 출력 정전 용량이 필요합니다. 큰 MOSFET 게이트 로드를 전환할 때는 10  $\mu$ F가 권장됩니다. OE 핀을 High로 설정(대기 모드에서 활성 모드로 전환)하고 내부  $V_{BootReady}$  플래그를 설정하는 데 필요한 전압을 초과하여  $V_{BOOT}$  레귤레이터 전압 출력을 승압하는 사이에 출력 콘덴서에 시간 지연이 발생합니다.  $V_{BOOT}$  출력이 출력 콘덴서를  $V_{BootReady}$  전압(일반적으로 6.0V)으로 충전하는 동안에는 PWM 입력을 활성화해서는 안 됩니다. 대기 모드에서 활성 모드로 전환하도록 OE를 High로 설정한 후 PWM 입력이 활성화되기 전까지 필요한 시간은 출력 정전 용량, 추가 로드 및 공급 전압 상승 시간에 따라 달라집니다.  $V_{BOOT}$  출력 전압이

$V_{BootReady}$  전압을 초과할 때까지 최소 0.94ms의 시간을 허용하도록 합니다. 이 지연 추정치에 6V의 전압과 30mA의 공급 전류가 사용될 수 있습니다. Equation 4-1을 참조하십시오.

### EQUATION 4-1: $V_{BOOT}$ READY까지 OE 핀 HIGH

$$dt = (C \times dV) / (I)$$

$$dt = (4.7 \mu F \times 6V) / (30 mA)$$

$$dt = 0.94 ms$$

$V_{BOOT}$  Ready 전압에 관계없이 스테이트 머신이 15ms 후에  $V_{BOOT}$ 에서 활성 상태로 전환할 수 있는 time-out 기능이 있습니다. 이러한 time-out 기능은  $V_{BOOT}$  전압에 과부하가 걸린 경우 드라이버가 오동작 상태로 빠지는 것을 방지합니다.

또한 3개의 부트스트랩 콘덴서와  $V_{BOOT}$  콘덴서로 구성된 정전식 전압 분배기가 있습니다.  $V_{BOOT}$  공급 장치가 활성화되고 부트스트랩 콘덴서가 충전될 때 부트스트랩 콘덴서의 전압이 드라이버 저전압 종료 전압인 4.5V보다 높아지도록  $V_{BOOT}$  콘덴서를 선택해야 합니다.  $V_{BOOT} = 12V$ ,  $V_{MIN} = 4.5V$  및  $N = 3 \times 1 \mu F$ 에서  $C_{BOOTSTRAP}$  콘덴서를 동시에 충전하는 시스템의 경우, 원하는  $CV_{BOOT}$  콘덴서는 1.8  $\mu F$ 입니다 (Equation 4-2 참조).  $V_{BOOT}$  공급 장치에는 4.7  $\mu F$  콘덴서가 필요하므로 4.7  $\mu F$  콘덴서를 사용해야 합니다. 4.7  $\mu F$ 의  $V_{BOOT}$  콘덴서를 사용하는 부트스트랩 콘덴서의 초기 전압은 7.32V임을 알 수 있습니다. Equation 4-3을 참조하십시오.

### EQUATION 4-2: $V_{BOOT}$ 콘덴서

$$CV_{BOOT} = \frac{(N \times C_{BOOTSTRAP})}{(V_{BOOT}) \div (V_{MIN}) - 1}$$

### EQUATION 4-3: 부트스트랩 전압

$$V_{BOOTSTRAP} = \frac{(V_{BOOT} \times CV_{BOOT})}{((CV_{BOOT} + N \times C_{BOOTSTRAP}))}$$

드라이버가 대기 모드 또는 절전 모드로 전환되면  $V_{BOOT}$  출력이 비활성화됩니다.

표 4-4에는  $V_{BOOT}$  전압 레귤레이터가 비활성화되는 결함이 설명되어 있습니다.

### 4.2.3 $V_{REG}$ 로우 드롭아웃 선형 레귤레이터 (LDO)

$V_{REG}$  LDO는 외부 마이크로컨트롤러, 내부 연산 증폭기 및 게이트 제어 로직을 바이어스하는 데 사용됩니다.

$V_{REG}$  LDO는 70mA의 외부 부하 전류를 공급할 수 있습니다. 레귤레이터의 최소 과전류 한도는 80mA입니다. 레귤레이터 전류가 과전류 한도를 초과하면 레귤레이터는 부하 임피던스를 기반으로 트루 커런트 및 전압 폴드백 모드로 전환됩니다. 부하 임피던스가 0옴으로 감소하면 최종 폴드백 전류 및 전압에 도달할 때까지 레귤레이터 출력 전류 및 전압도 감소합니다.

레귤레이터 출력 전압이  $V_{REG}$  저전압 한계치 아래로 내려가면  $VREGUVF$  저전압 결함 비트가 STAT1 레지스터에 설정됩니다. 레귤레이터는 결함이 발생하는 동안 활성 상태를 유지합니다. 표 4-1에는 결함과 관련된 레지스터 및 비트가 표시되어 있습니다.

$V_{DD}$  공급 전압 저전압 결함이 발생하면  $V_{REG}$  LDO가 비활성화됩니다. 섹션 4.3.1 “전압 감시기”의 조건이 충족되면  $V_{REG}$  LDO가 다시 활성화됩니다.

$V_{REG}$  LDO에는 최소 4.7 $\mu$ F의 세라믹 출력 정전 용량이 필요하며, 호스트 마이크로컨트롤러가 연결되었을 때 과도 성능을 높이기 위해서는 10 $\mu$ F가 권장됩니다.

시스템이 절전 모드에 있는 동안  $V_{REG}$  LDO가 비활성화됩니다. 절전 모드의 경우  $V_{REG}$  LDO 출력 전압은 1kOhm 풀다운 저항으로 유지됩니다.

## 4.3 감시기

바이어스 생성기에는 전압 감시기 및 온도 감시기가 통합되어 있습니다.

### 4.3.1 전압 감시기

전압 감시기는 입력 공급인  $V_{DD}$ 의 과전압 또는 저전압으로 인한 손상으로부터 디바이스, 외부 전원 MOSFET 및 외부 마이크로컨트롤러를 보호합니다.

저전압 상태,  $V_{DD} < UVLO_{ACT}$  또는 과전압 상태,  $V_{DD} > OVLO_{ACT}$  또는  $V_{REG}$  LDO 저전압 상태,  $V_{REG} < VREGUVF_{ACT}$ 일 때 게이트 드라이버, 차지 펌프 및  $V_{BOOT}$  레귤레이터가 꺼집니다. 바이어스 생성기, 통신 포트, 연산 증폭기 및 모터 컨트롤 유닛의 나머지 부분은 활성 상태로 유지됩니다. FAULT 상태에서는 FAULT 핀에 플래그가 지정되고 DE2 상태 메시지가 전송됩니다.

$V_{DD} < UVSHDN_{ACT}$ 라는 심각한 저전압 상태가 발생하면 파워온 리셋 복구에 필요한 최소 회로를 제외한 전체 장치가 종료됩니다. UVSHDN 결함으로 설정됩니다. 연결된 호스트 프로세서의 “clean” 종료를 생성하기 위해  $V_{REG}$  출력이 꺼지고 Low로 폴링됩니다. 저전압 종료 조건은 래치된 상태입니다. 다음 두 가지 조건 중 하나가 충족되면 스테이트 머신이 파워온 리셋 상태에서 다시 시작됩니다.

1.  $V_{DD}$  전원이 꺼졌다가 다시 켜짐
2.  $V_{DD}$ 가  $UVLO_{INACT}(6.0V)$ 를 초과하여 상승

### 4.3.2 온도 감시기

통합 온도 센서는 다이 온도를 모니터링합니다. 온도가 과열 시 종료 임계값을 초과하여 상승하면 DE2 Fault 메시지를 전송하는 데 필요한 기능을 제외한 모든 디바이스 기능이 꺼집니다. 결함이 생성되고 DE2 Fault 메시지가 전송됩니다. 그런 다음 핀 OE가 Low로 설정되면 DE2 Fault 메시지를 전송하는 데 필요한 기능이 종료됩니다. 온도가 설정된 히스테리시스 값 미만으로 낮아지고 OE 핀을 로직 Low에서 로직 High로 전환하여 Fault가 삭제되면 활성 작동이 재개됩니다.

이 경우 과열 임계값에 도달하기 전에 마이크로컨트롤러에 경고 메시지를 보내는 것이 좋습니다. 과열 경고 온도( $T_{WARN}$ ) 설정값을 초과하면 호스트 마이크로컨트롤러에 경고 메시지가 전송됩니다. 경고 메시지는 드라이버 작동에 영향을 주지 않습니다. 그런 다음 마이크로컨트롤러는 온도 상승을 줄이기 위해 적절한 조치를 취할 수 있습니다. 마이크로컨트롤러로 신호를 보내는 방법은 DE2 핀을 통해 전송됩니다.

## 4.4 출력 활성화(OE)

OE(출력 활성화) 핀을 사용하면 외부 제어를 통해 디바이스 출력을 비활성화할 수 있습니다. 출력 활성화 핀에는 세 가지 작동 모드가 있습니다.

### 4.4.1 FAULT CLEARING STATE

OE 핀은 모든 Fault를 해결하고 드라이버를 다시 활성화하는 데 사용됩니다. OE 핀을 Low에서 High로 전환한 후 시스템이 모든 드라이버 블록을 다시 활성화하고 시작하는 데 최소한의 시간이 필요합니다. 이러한 시작 시간은 약 35 $\mu$ s입니다. 시스템이 대기 모드를 통해 전환되는 것을 방지하려면 Fault를 해결하기 위한 high-low-high 전환 시 최대 펄스 시간이 900 $\mu$ s 미만이어야 합니다. high-low-high 전환이 1ms보다 길면 디바이스가 대기 상태에서 시작됩니다.

설정된 모든 Fault 상태 비트는 결함 상태가 더 이상 존재하지 않는 경우에만 OE 핀의 high-low 간 전환에 의해 삭제됩니다. 결함 상태가 여전히 존재하는 경우 활성 Fault State 비트는 활성 상태로 유지됩니다. 활성 상태를 유지하는 결함에 대해서는 추가적인 Fault Message가 전송되지 않습니다.

## 4.4.2 대기 상태

OE 핀이 1ms 넘게 Low 상태에 있고 절전 모드 구성 비트가 비활성화되면 대기 상태가 됩니다. 대기 모드로 전환되면 다음 하위 시스템이 비활성화됩니다

- HIGH 측 게이트 드라이브(HSA, HSB, HSC) 강제 Low
- LOW 측 게이트 드라이브(LSA, LSB, LSC) 강제 Low
- V<sub>BOOT</sub> LDO
- 차지 펌프
- CFG0[6] = 1 (MCP8022)일 때 연산 증폭기

V<sub>REG</sub> LDO, 연산 증폭기(CFG0[6] = 0인 경우) 및 DE2 통신이 활성 상태를 유지합니다.

OE가 비활성 상태일 때(디바이스 비활성화) 디바이스의 총 전류 소비량은 디바이스 특성 표에 지정된 “대기 모드 입력 대기 전류” 한계치 이내로 유지됩니다.

## 4.4.3 절전 모드

절전 모드는 DE2 통신을 통해 SLEEP 명령이 디바이스로 전송되고 OE 핀이 낮음 상태일 때 시작됩니다. 두 가지 조건은 어떤 순서로든 발생할 수 있습니다. 절전 모드로 전환되는 것은 두 가지 조건 중 마지막 조건이 발생한 후입니다. CFG0 구성 레지스터의 SLEEP 비트는 디바이스가 저전력 모드로 전환되어야 하는 시기를 나타냅니다. 외부 디바이스에 의해 OE 핀이 Low로 전환될 때까지 디바이스는 정상적으로 작동합니다. 이 때 SLEEP 비트 값은 디바이스를 대기 모드로 전환하지 않거나 저전력 절전 모드로 전환할지를 결정합니다. 절전 모드 중 공급 전류(I<sub>sup</sub>)는 일반적으로 5μA입니다. 절전 모드가 활성화되면 V<sub>REG</sub> LDO를 포함한 대부분의 기능이 종료됩니다. 절전 모드 해제 이벤트를 감지하기 위해 파워온 리셋 모니터와 최소한의 스테이트 머신만 활성 상태로 유지됩니다. 이는 호스트가 V<sub>REG</sub> LDO 레귤레이터를 사용하여 전원을 공급하는 경우 호스트 프로세서가 종료됨을 나타냅니다. 디바이스는 다음 조건 중 하나가 충족될 때까지 저전력 절전 모드로 유지됩니다.

- WAKE 핀이 t<sub>WAIT SETUP</sub>보다 오랫동안 로우 상태에 있었다가 하이로 전환됨.
- 전원이 꺼졌다가 다시 켜짐.

절전 모드에서 MCP8021/2 디바이스는 구성 데이터를 유지할 필요가 없습니다. 절전 모드를 종료할 때 기본 구성 값이 필요하지 않으면 호스트에서 새 구성 메시지를 보내 디바이스를 구성해야 합니다. 절전 모드를 종료할 때에는 전원을 켤 때 사용하는 것과 동일한 구성 시퀀스를 사용할 수 있습니다.

모드가 활성화되면 활성 결함에 관계없이 항상 절전 모드로 전환됩니다. 이 모드를 사용하면 V<sub>REG</sub> LDO로 호스트에 전원이 공급되고 레귤레이터가 신뢰할 수 없는 상태일 때 절전 모드로 전환할 수 있습니다. 컨피규레이션 레지스터의 SLEEP 비트는 전원을 켤 때, 시스템이 V<sub>REG</sub> LDO를 활성화하고 V<sub>REG</sub> LDO가 레귤레이션에 도달할 때까지 무시됩니다.

## 4.5 결함

### 4.5.1 FAULT 핀 출력(FAULT)

FAULT 핀은 결함 표시기로 사용됩니다. 핀은 출력 전체에서 50mV 미만의 전압을 유지하면서 최소 1mA의 전류를 싱크할 수 있습니다. 로직 공급에 대한 외부 풀업 저항기가 필요합니다.

오픈 드레인 FAULT 핀은 고장이 발생하면 Low로 전환됩니다. 표 4-1에는 FAULT 신호를 활성화하는 결함이 나열되어 있습니다. 경고는 FAULT 신호를 활성화하지 않습니다. 표 4-2에 경고가 나열되어 있습니다.

### 4.5.2 결함 처리 순서

결함이 발생하면 다음 단계가 순차적으로 발생합니다.

1. 게이트 드라이브 출력이 즉시 꺼집니다.
2. FAULT 핀 출력이 Low 상태로 됩니다.
3. DE2 통신 링크를 통해 메시지가 전송됩니다.
4. 결함이 V<sub>DD</sub> 저전압 종료(UVSHDN<sub>ACT</sub>) 결함인 경우 V<sub>REG</sub> LDO가 즉시 비활성화됩니다.
5. 과열 시 종료(OT<sub>SHDN</sub>) 결함으로 DE2 메시지가 전송된 5ms 후 V<sub>REG</sub> LDO가 비활성화됩니다.

### 4.5.3 FAULT 표시기

“FAULT” 표시기 비트는 STAT0 레지스터에 있습니다. 비트는 두 상태 레지스터에 있는 모든 Fault 비트의 로직 ‘OR’입니다. 경고는 Fault 표시기 비트에 포함되지 않습니다.

Fault 비트를 사용하여 STAT0 레지스터를 판독하면 시스템에 결함이 있는지 확인할 수 있습니다. 비트가 설정된 경우 사용자는 STAT1 메시지를 요청하고 두 상태 메시지의 비트를 조회하여 어떤 결함이 존재하는지 확인할 수 있습니다.

다음은 로직 OR을 함께 사용하여 Fault 비트를 생성하는 결함의 종류입니다.

- STAT0:OTPF
- STAT0:UVLOF
- STAT0:OVLOF
- STAT1:REGUVF
- STAT1:XUVLOF
- STAT1:XOCPF



**표 4-1: 결함**

결함	DE2 메시지
Fault 활성(모든 결함 중 'OR')	0x85 0x01
과열	0x85 0x04
V <sub>DD</sub> 입력 저전압	0x85 0x08
V <sub>DD</sub> 입력 과전압	0x85 0x10
V <sub>REG</sub> 출력 저전압	0x86 0x01
외부 MOSFET 저전압 록아웃	0x86 0x04
외부 MOSFET 과전류 감지	0x86 0x08

**표 4-2: 경고**

결함	DE2 메시지
과열 시 경고	0x85 0x02

#### 4.5.4 전원 제어 상태(PCON)

PCON[2:0](STAT0[7:5]) 비트는 전원 제어 상태 비트로 종료 원인을 확인하는 데 사용될 수 있습니다. 해당 비트는 Fault 래치가 아닙니다. PCON 전원 상태 비트에는 전원 사이클의 원인이 포함됩니다. 표 4-3에는 STAT0 레지스터에 있는 전원 상태 레지스터 비트가 나와 있습니다.

**표 4-3: 전원 상태**

PCON 상태 비트 [7:5]	DE2 메시지
과열 시 종료(OTSHDN) 발생	0x85 0xA0
절전 발생	0x85 0x60
V <sub>DD</sub> 저전압 종료(UVSHDN) 발생	0x85 0x40
파워온 리셋(POR) 발생	0x85 0x20
정상 작동	0x85 0x00

##### 4.5.4.1 내부 기능 블록 상태

표 4-4는 OE 핀, 결함 및 SLEEP 비트가 MCP8021/2 내부 블록의 기능적 상태에 미치는 영향을 보여줍니다.

##### 4.5.4.2 시작/FAULT 핀 상태

디바이스 시작 또는 파워온 리셋(POR) 중에는 호스트에 디바이스가 초기화 중임을 알리기 위해 FAULT 핀이 활성 상태(Low)로 유지됩니다. 스테이트 머신이 V<sub>REG</sub> LDO에 전원을 공급하고 V<sub>REG</sub> 상태를 완료할 때까지 FAULT 핀은 활성 상태를 유지합니다. V<sub>REG</sub> LDO의 전원이 켜지면 FAULT 핀 로직으로 래치된 모든 Fault 비트의 상태를 확인합니다. 어떤 Fault 비트라도 여전히 활성 상태에 있으면 FAULT 핀은 활성 상태를 유지하고 Low 상태에 있습니다.

# MCP8021/2

표 4-4: 내부 기능 블록 상태

시스템 상태	결함	조건	절전 레지	V <sub>REG</sub> LDO	V <sub>BOOT</sub> LDO	모터 드라이버	DE2	연산 증폭기(MCP8022)	내부 UVLO, OVLO, OTP
절전(Sleep)		OE = 0, SLEEP = 1	W	—	—	—	—	—	—
대기 모드		OE = 0, SLEEP = 0	—	A	—	—	A	C	A
작동		OE = 1, $\overline{\text{결함}} = 1$	—	A	A	A	A	A	A
결함 FAULT = 0	드라이버 OTPF	T <sub>J</sub> 온도 > T <sub>SD</sub>	—	—	—	—	D	—	A
	V <sub>DD</sub> UVLO	V <sub>DD</sub> ≤ UVLO <sub>INACT</sub>	—	A	—	—	A	A	A
	V <sub>DD</sub> UVSHDN	V <sub>DD</sub> ≤ UVSHDN <sub>INACT</sub>	—	—	—	—	E	—	—
	V <sub>DD</sub> OVLO	V <sub>DD</sub> ≥ OVLO <sub>INACT</sub>	—	A	—	—	A	A	A
	V <sub>REG</sub> LDO UVF	V <sub>REG</sub> ≤ 88% V <sub>REG</sub>	—	A	—	—	A	A	A
	MOSFET UVLO	V <sub>HS[A:C]</sub> < V <sub>DUVLO</sub> V <sub>LS[A:C]</sub> < V <sub>DUVLO</sub>	—	A	A	—	A	A	A
	MOSFET OCPF	V <sub>Drain Source</sub> > EXTOC[1:0] 설정	—	A	A	—	A	A	A
경고 FAULT = 1	드라이버 온도	T <sub>J</sub> 온도 > T <sub>WARN</sub>	—	A	A	A	A	A	A
전원 상태	Power-On Reset, 절전 모드 해제 또는 V <sub>DD</sub> 저전압 종료에서 복구가 발생한 경우 컨피규레이션이 손실됨	최초 Power-up, V <sub>DD</sub> < UVSHDN <sub>ACT</sub> 또는 절전 모드에서 깨어날 때 설정	—	A	A	A	A	A	A

**Legend:** — = 비활성(Off), A = 활성(On), C = 구성 가능, D = 결함 메시지 전송 후 5ms 비활성(Off)  
 E = 비활성(Off), R = 수신기만 해당, W = 해제(절전 모드), OCPF = 과전류 방지  
 OTPF = 과열 시 보호, UVLO = 저전압 록아웃, OVLO = 과전압 록아웃  
 UVF = 저전압 결함, UVSHDN = 저전압 종료

## 4.6 모터 제어 유닛

모터 제어 유닛은 다음으로 구성됩니다.

- 3상 브리지 외장 드라이버 (NMOS/NMOS MOSFET 쌍 포함)
- MOSFET 드라이버 저전압 록아웃
- 외부 MOSFET 단락 전류
- FAULT 핀 출력
- 교차 전도 방지
- 프로그래밍 가능 데드 타임
- 프로그래밍 가능 블랭킹 시간
- 3개의 범용 연산 증폭기(MCP8022)

### 4.6.1 NMOS/NMOS MOSFET 쌍을 갖는 3상 브리지 외장 드라이버

각 모터 위상은 외부 NMOS/NMOS MOSFET 쌍으로 구동됩니다. 이는 LOW 측 및 HIGH 측 게이트 드라이버에 의해 제어됩니다. 게이트 드라이버는 디지털 입력 핀인 PWM[A:C]H/L에 의해 제어됩니다. 로직 High는 관련 게이트 드라이버를 켜고 로직 Low는 관련 게이트 드라이버를 끕니다. PWM[A:C]H/L 디지털 입력에는 내부 풀다운 저항기가 장착되어 있습니다.

LOW 측 게이트 드라이버는 접지를 기준으로  $V_{BOOT}$  레귤레이터 출력에 의해 바이어스됩니다. HIGH 측 게이트 드라이버는 부트스트랩 콘덴서 회로에 의해 바이어스되는 부동 드라이브입니다. 부트스트랩 콘덴서는 함께 제공되는 LOW 측 MOSFET이 켜질 때마다  $V_{BOOT}$  레귤레이터에 의해 충전됩니다.

HIGH 측 및 LOW 측 드라이버 출력은 PWM[A:C]H/L 입력에 관계없이 결함이 발생하거나 OE = 0이 1ms 이상 지속되거나 절전 모드가 활성화될 때마다 모두 낮은 상태로 전환됩니다.

게이트 드라이버 출력 단계는 출력 활성화 후 최대 1ms의 시간 프레임에서 더 낮은 동적  $R_{DS(on)}$ 을 갖게 됩니다. 이는 외부 MOSFET 게이트를 충전 또는 방전하기 위한 저항 관련 드레인 소스입니다.

1ms 이상 경과하면 HIGH 측 게이트 드라이버인  $R_{DS(on)}$ 이 정적  $R_{DS(on)}$  값까지 약간 증가합니다.

### 4.6.2 MOSFET 게이트 드라이브 저전압 록아웃(UVLO)

MOSFET 게이트 드라이브 저전압 록아웃 결함 감지는 외부 MOSFET 게이트를 구동하는 데 사용되는 가용 전압을 모니터링합니다. 결함 감지는 드라이버가 외부 MOSFET 게이트를 능동적으로 구동하는 동안에만 활성화됩니다. 드라이버 바이어스 전압이  $t_{DUVLO}$  매개 변수에 의해 지정된 시간보다 긴 시간 동안 게이트 드라이브 저전압 록아웃 임계값( $V_{DUVLO}$ ) 아래에 있을 때에는 명령을 실행해도 드라이버가 켜지지 않습니다. 드라이버 결함은 FAULT 오픈 드레인 출력 핀을 통해 호스트 마이크로컨트롤러에 표시되며 DE2 통신 Status\_1 메시지를 통해서도 표시됩니다. 이는 래치된 결함입니다. 결함을 해결하려면 디바이스 전원을 제거하거나 디바

이스 출력 활성화(OE) 입력을 통해 디바이스를 비활성화한 다음 다시 활성화해야 합니다. CFG0 레지스터의 EXTUVLO 비트는 드라이버 저전압 록아웃 기능을 활성화하거나 비활성화하는 데 사용됩니다. 이 보호 기능은 외부 MOSFET이 디바이스를 완전히 향상시키기에 적합하지 않은 게이트 전압으로 제어되는 것을 방지합니다.

### 4.6.3 외부 MOSFET 단락 전류 OCP

단락 보호 기능은 ON 상태에서 외부 MOSFET의 전압을 모니터링합니다. HIGH 측 드라이버 전압은  $V_{DD}$ 에서 PH[A:C]까지 측정됩니다. LOW 측 드라이버 전압은 PH[A:C]에서 접지까지 측정됩니다. 드라이버 HS[A:C] 또는 LS[A:C] 출력 전압이 높게 구동된 후 모니터링 전압이 사용자가 구성할 수 있는 임계값을 초과하여 상승하면 모든 드라이버가 꺼집니다. 드라이버 결함은 오픈 드레인 FAULT 출력 핀과 DE2 통신 Status\_1 메시지를 통해 호스트 마이크로컨트롤러에 표시됩니다. 이는 래치된 결함입니다. 결함을 제거하려면 디바이스 전원을 제거하거나 OE 입력 핀을 낮음에서 높음으로 전환해야 합니다. 이 보호 기능은 케이스 단락에 의한 권선과 같은 내부 모터 결함을 감지하는 데 도움이 됩니다.

**Note:** 드라이버 단락 방지 기능은 애플리케이션 파라미터에 따라 달라집니다. 임계값 레벨의 설정값에 대한 컨피규레이션 메시지가 제공됩니다. MOSFET 게이트 드라이브 UVLO 및 단락 방지 기능에는 비활성할 수 있는 옵션이 있습니다.

단락 전압은 DE2 Set\_cfg\_0 메시지를 통해 설정할 수 있습니다. CFG0 레지스터의 EXTOC[1:0] 비트는 단락 비교를 위한 전압 레벨을 선택하는 데 사용됩니다. MOSFET 게이트 드라이브가 활성화되어 있을 때  $V_{DD}$ 와 PH[A:C] 또는 PH[A:C]와  $P_{GND}$ 사이의 모니터링된 전압 차이가 선택한 전압 레벨을 초과하면 결함이 발생합니다. 전압 레벨은 250mV, 500mV, 750mV 및 1000mV로 선택할 수 있습니다. CFG0 레지스터의 EXTSC 비트는 MOSFET 드라이버 단락 감지를 활성화하거나 비활성화하는 데 사용됩니다.

### 4.6.4 게이트 제어 로직

게이트 제어 로직은 디지털 입력의 레벨 전환, 극성 제어 및 교차 전도 방지 기능을 제공합니다.

#### 4.6.4.1 교차 전도 방지

동일한 하프 브리지에 있는 두 MOSFET 모두 디지털 PWM 입력에 의해 켜지도록 명령을 받으면 둘 다 꺼집니다.

## 4.6.4.2 프로그래밍 가능 데드 타임

게이트 제어 로직에는 프로그래밍 가능한 **break-before-make-dead-time** 지연이 사용됩니다. 드라이버 데드 타임을 구성하기 위한 구성 메시지가 제공됩니다. 프로그래밍 가능한 데드 타임의 범위는 **250ns ~ 2000ns(기본값)**이며, **250ns**씩 늘어납니다. 데드 타임을 사용하면 **PWM** 입력이 서로 직접 반전되어도 모터는 제대로 작동할 수 있습니다. 데드 타임은 **PWMH/L** 게이트 구동 타이밍을 내부적으로 수정하여 교차 전도를 방지합니다. **CFG2** 레지스터의 **DRVDT[2:0]** 비트는 데드 타임 값을 설정하는 데 사용됩니다.

## 4.6.4.3 프로그래밍 가능 블랭킹 시간

드라이버 전류 제한 블랭킹 시간을 구성하기 위한 구성 메시지가 제공됩니다. 블랭킹 시간을 통해 드라이버는 드라이버 출력을 전환할 때 발생할 수 있는 모든 전류 스파이크를 무시할 수 있습니다. 허용되는 블랭킹 시간은 **500ns, 1 $\mu$ F, 2 $\mu$ F 및 4 $\mu$ F(기본값)**입니다. 블랭킹 시간은 데드 타임 회로의 시간 초과 이후 시작됩니다. **CFG2** 레지스터의 **DRVBL[1:0]** 비트는 블랭킹 시간 값을 설정하는 데 사용됩니다.

블랭킹 시간은 드라이버의 저전압 록아웃에도 영향을 미칩니다. 드라이버 저전압 록아웃은 저전압 상태가 **t<sub>DUVLO</sub>** 매개 변수에 의해 지정된 시간보다 오래 지속될 경우 외부 **MOSFET** 저전압 록아웃 결함을 래치합니다. **t<sub>DUVLO</sub>** 매개 변수는 블랭킹이 진행 중인 경우 블랭킹 시간을 고려합니다.

## 4.6.5 연산 증폭기(MCP8022)

**MCP8022** 디바이스에는 세 개의 연산 증폭기가 있습니다. 연산 증폭기는 외부 시스템 회로에서 범용으로 사용할 수 있습니다.

연산 증폭기는 디바이스가 절전 모드가 아닐 때 전원이 켜질 때마다 활성화됩니다. 또한 사용자는 대기 모드에서의 연산 증폭기 상태를 선택할 수 있습니다. 시스템이 대기 모드로 진입할 수 있을 정도로 **OE** 입력을 충분히 낮게 설정하면 **CFG0[6]** 구성 비트 값에 따라 연산 증폭기가 활성화되거나 비활성화될 수 있습니다. **CFG0[6]** 비트가 '0'이면 연산 증폭기가 대기 모드에서 활성화됩니다. **CFG0[6]** 비트가 '1'이면 대기 모드 중에 연산 증폭기가 비활성화됩니다. 이를 통해 시스템은 절전 모드로 전환하지 않고도 전력 소비를 줄일 수 있습니다.

**V<sub>REG</sub>** 레귤레이터는 연산 증폭기에 대한 바이어스 공급을 제공합니다. 증폭기는 공급 전압(**V<sub>REG</sub>**) 강하로 인해 **V<sub>REG</sub>** 레귤레이터 출력 전압이 저하될 때 작동할 수 있습니다. 그에 따라 해당 증폭기 출력 전압 한계치가 감소합니다. 출력 전압 범위는 **0.150V**에서 **V<sub>REG</sub> - 0.150V**까지 **200  $\mu$ A**의 전류를 제공할 수 있습니다. 입력 전압 범위는 **-0.3V ~ 3.3V**입니다.

## 4.7 모터 컨트롤

**BLDC** 모터 제어의 정류 루프는 위상 잠금 루프(**PLL**)이며 로터 위치에 고정됩니다. 이 내부 루프는 로터의 위치를 수정하는 것이 아니라 로터의 위치와 일치하도록 정류 시간을 수정합니다. 외부 속도 루프는 로터 속도를 변경하고 정류 루프는 올바른 시간에 위상을 정류하기 위해 로터 위치로 고정됩니다.

### 4.7.1 6단계 센서리스 모터 제어

마이크로컨트롤러를 **MCP8021/2**와 함께 사용하면 많은 제어 알고리즘을 구현할 수 있습니다. 다음에서는 **MCP8021** 또는 **MCP8022**를 3상 모터의 센서리스 제어 애플리케이션에서 구현하기 위한 시작점을 설명합니다. 모터는 한 번에 두 개의 권선에 전원을 공급하고 전기 회전당 6단계 방식으로 권선을 시퀀싱하여 구동됩니다. 이 방법을 사용하면 항상 권선 하나에 전원이 공급되지 않습니다. 전원이 공급되지 않는 권선의 전압(**Back EMF** 또는 **BEMF**)을 모니터링하여 로터 위치를 결정할 수 있습니다.

#### 4.7.1.1 시작 시퀀스

구동 중인 모터가 정지하면 **BEMF** 전압은 0이 됩니다. **BEMF** 센서가 로터 위치에 고정되고 모터를 정류하려면 모터가 회전해야 합니다. 권장 시작 시퀀스는 로터 정지 상태에서 **BEMF** 감지가 가능할 정도의 속도까지 로터 속도를 올리는 것입니다. 모터 작동은 비활성화 모드, 부트스트랩 모드, 잠금 또는 정렬 모드, 램프 모드 및 실행 모드의 5가지 모드로 구성됩니다. 표 4-5에서 정류 스테이트 머신을 참조하십시오. 마이크로컨트롤러가 정류 스테이트 머신을 통과하는 순서에 따라 모터의 회전 방향이 결정됩니다.

#### 4.7.1.2 비활성화 모드(OE = 0)

드라이버 출력이 비활성화되면 (**OE = 0**) 모든 **MOSFET** 드라이버 출력이 낮음으로 설정됩니다.

#### 4.7.1.3 부트스트랩 모드

**HIGH** 측 드라이버는 **V<sub>BOOT</sub>** LDO, 부트스트랩 다이오드 및 부트스트랩 콘덴서에서 **HIGH** 측 바이어스 전압을 얻습니다. **HIGH** 측 드라이브를 사용하려면 먼저 부트스트랩 콘덴서를 충전해야 합니다. 부트스트랩 콘덴서는 3개의 **LOW** 측 드라이버를 모두 활성화하여 충전할 수 있습니다. 활성 **LOW** 측 드라이버는 각 위상 노드를 낮게 당겨 부트스트랩 콘덴서를 **V<sub>BOOT</sub>** LDO 전압으로 충전합니다. 3개의 **LOW** 측 드라이버는 부트스트랩 정전용량 **1 $\mu$ F** 당 최소 **1.2ms** 동안 활성화되어야 합니다. 여기에서는 **V<sub>BOOT</sub>** LDO에서 **12V**의 전압 변화와 **30mA(상당 10mA)**의 전류가 발생한다고 가정합니다.

#### 4.7.1.4 잠금 모드

모터를 시작하기 전에 로터의 위치를 알고 있어야 합니다. 잠금 모드에서 마이크로컨트롤러는 Phase B는 low로, Phase A와 C는 high로 구동합니다. 이는 첫 번째 정류 스테이트의 중심에서 전기적으로 30도 전에 로터를 정렬합니다. 잠금 모드는 모터와 모터 부하가 이 위치에 안정적으로 배치될 수 있을 정도로 충분히 오래 지속되어야 합니다.

#### 4.7.1.5 램프 모드

잠금 모드가 끝나면 램프 모드로 진입합니다. 램프 모드에서는 마이크로컨트롤러가 정류 스테이트 머신을 통과하여 사용 가능한 BEMF 전압이 발생할 수 있는 최

소 속도에 도달할 때까지 스텝 속도를 선형적으로 증가시킵니다. 램프 모드는 오픈-루프 정류입니다. 로터 위치에 대한 정보는 제공되지 않습니다.

#### 4.7.1.6 실행 모드

램프 모드가 끝나면 실행 모드로 진입합니다. 실행 모드에서는 Back EMF 센서가 활성화되고 이제 정류가 위상 잠금 루프의 제어 하에 있게 됩니다. 모터 속도는 외부 속도 컨트롤 루프를 통해 조절할 수 있습니다

표 4-5: 정류 상태 컴퓨터

상태	출력						BEMF 위상
	HSA	HSB	HSC	LSA	LSB	LSC	
OE = 0	OFF	OFF	OFF	OFF	OFF	OFF	해당 없음
BOOTSTRAP	OFF	OFF	OFF	ON	ON	ON	해당 없음
LOCK	ON	OFF	ON	OFF	ON	OFF	해당 없음
1	ON	OFF	OFF	OFF	OFF	ON	위상 B
2	OFF	ON	OFF	OFF	OFF	ON	위상 A
3	OFF	ON	OFF	ON	OFF	OFF	위상 C
4	OFF	OFF	ON	ON	OFF	OFF	위상 B
5	OFF	OFF	ON	OFF	ON	OFF	위상 A
6	ON	OFF	OFF	OFF	ON	OFF	위상 C

#### 4.7.1.7 PWM 속도 제어

내부 정류 루프는 위상 잠금 루프이며 로터 위치에 고정됩니다. 이 내부 루프는 로터의 위치를 수정하려고 시도하지 않고 로터의 위치와 일치하도록 정류 시간을 수정합니다. 외부 속도 루프는 로터 속도를 변경하고 내부 정류 루프는 올바른 시간에 위상을 정류하기 위해 로터 위치를 고정합니다.

외부 속도 루프 펄스 폭은 모터 구동 인버터를 변조하여 모터에서 원하는 파형과 전압을 생성합니다. 그런 다음 모터의 인덕턴스는 이 PWM 패턴을 통합하여 원하는 평균 전류를 생성하고 원하는 토크와 속도로 모터를 제어합니다. 6단계 정류가 있는 사다리꼴 BLDC 모터 드라이브의 경우 PWM을 사용하여 평균 전압을 생성하여 원하는 모터 전류 및 모터 속도를 생성합니다.

인버터 스위치를 PWM으로 하는 두 가지 기본 방법이 있습니다. 첫 번째 방법은 전류 감쇠 기간 동안 모터 권선의 전압을 역전시켜 모터 인덕턴스의 무효 에너지를 소스로 반환합니다. 이 방법을 고속 감쇠(또는 chop-chop)라고 합니다. 두 번째 방법은 인덕턴스에 최소한의 전압을 인가하면서 모터의 무효 전류를 순환시킵니다. 이 방법을 저속 감쇠(또는 chop-coast)라고 합니다.

바람직한 제어 방법은 모터가 양 또는 음의 방향으로 가속되는 모든 상황에 대해 고속 감쇠(또는 chop-chop) PWM을 사용하는 것입니다. 효율성 향상을 위해 정상 상태 조건에서는 저속 감쇠(또는 chop-coast) PWM이 사용됩니다. 고속 감쇠 속도 루프는 모터 전류의 이력 제어, 고정 오프 타임 제어 또는 평균 전류 모드 제어에 의해 구현됩니다. 모터 전류는 항상 순간적으로 제어되므로 이는 매우 견고한 컨트롤러 기능을 제공합니다. 고속 감쇠 루프에 제공되는 모터 속도는 약 9% 감소합니다. HIGH 측 스위치만 변조하는 고정 주파수 PWM은 저속 감쇠 루프를 구현합니다. 저속 감쇠 루프는 최대 모터 속도로 표시되므로 속도를 제어할 수 있으면 저속 감쇠 루프는 포화 상태를 계속 유지합니다. 고속 감쇠는 모터 토크가 초과되어도 부하 변화 또는 가속 토크를 생성하는 속도 변화를 통해 완전한 제어를 수행할 수 있습니다. 시동 및 최대 속도로 가속하는 동안 저속 감쇠 루프는 포화 상태를 유지하고, 고속 감쇠 루프는 완전히 제어됩니다. 저속 감쇠 루프의 대역폭은 고속 감쇠 루프보다 느리게 설정되어 모든 과도현상이 고속 감쇠 루프에 의해 처리되고 저속 감쇠 루프는 정상 상태 작동 시에만 활성화됩니다.

## 4.8 DE2 통신 포트

반이중 9600 baud UART 인터페이스를 사용하면 외부 호스트와 통신할 수 있습니다. 포트는 MCP8021/2 구성과 상태 및 결함 메시지에 대한 구성에도 사용됩니다.

### 4.8.1 통신 인터페이스

오픈 드레인 DE2 핀을 사용하면 단일 와이어, 반이중, 9600 baud, 8비트 양방향 통신 인터페이스를 구현할 수 있습니다. 인터페이스는 8개의 데이터 비트, 하나의 정지 비트 및 하나의 시작 비트로 구성됩니다. 인터페이스 구현에 대해서는 다음 섹션에서 설명합니다.

DE2 인터페이스는 오픈 드레인 인터페이스입니다. 오픈 드레인 출력은 출력을 50mV 미만으로 유지하면서 최소 1mA의 전류를 싱크할 수 있습니다.

호스트 전송 핀과 MCP8021/2 DE2 핀 사이에는 일반적으로 5K 저항을 사용하여 호스트 TX 핀이 Active-High 레벨일 때 MCP8021/2가 DE2 라인을 Low로 구동할 수 있도록 해야 합니다.

그림 2-5에 표시된 것처럼 auto-baud 주파수는 온도에 따라 달라집니다. 적절한 DE2 통신을 설정하려면 **섹션 4.8.5 “AUTO-BAUD 기능”**의 설명에 따라 auto-baud 기능을 교대로 진행하여 호스트 주파수를 동기화하는 것이 좋습니다. 명령 메시지의 마지막 비트를 수신한 후 응답 메시지의 첫 번째 비트를 전송할 때까지의 시간은  $t_{DE2\_RSP}$ 에서  $DE2\_WAIT$ 까지의 범위이며, 이는 0 $\mu$ s ~ 3.125 ms에 해당합니다. 호스트는 드라이버 응답 메시지를 덮어쓰지 않도록 이전에 요청한 메시지를 수신할 때까지 추가 메시지를 보내는 것을 방지해야 합니다.

### 4.8.2 패킷 형식

내부 드라이버 상태가 변경될 때마다 드라이버는 마이크로컨트롤러에 메시지를 전송합니다. 인터페이스는 초당 9600비트의 표준 UART 전송 속도를 사용합니다.

DE2 프로토콜에서 송신기와 수신기는 클럭 신호를 공유하지 않습니다. 클럭 신호는 한 송신기에서 다른 수신기로 발신되지 않습니다. 이러한 이유로 프로토콜은 비동기식입니다. 프로토콜은 하나의 회선만 사용하여 통신하므로, 전송/수신 패킷은 반이중 모드에서 수행되어야 합니다. 새로운 전송 메시지는 전체 패킷이 전송되고 응답이 전송된 경우에만 허용됩니다.

호스트는 DE2 회선을 수신하여 경합을 확인해야 합니다. 경합이 발생할 경우 호스트는 새로운 전송을 시작하기 전에 회선을 해제하고 패킷 길이의 3배 이상을 기다려야 합니다.

그림 4-4 기본 DE2 데이터 패킷을 참조하십시오.

### 4.8.3 패킷 타이밍

데이터가 전송되지 않는 동안 로직 '1'은 외부 풀업 저항기에 의해 오픈 드레인 DE2 라인에 배치되어야 합니다. 데이터 패킷은 항상 로직 '0'인 시작 비트 1개와 8개의 데이터 비트 및 정지 비트로 구성됩니다. 정지 비트는 항상 로직 '1'이어야 합니다. 1바이트의 데이터를 전송하는 데는 10비트가 필요합니다.

디바이스는 로직 '1'에서 로직 '0'으로의 전환을 감지하여 시작 비트를 감지합니다(데이터 라인이 idle 상태일 때는 로직 레벨이 high). 시작 비트가 감지되면 다음 데이터 비트 “center”은 24개의 틱(tick)에서 2개를 뺀 것(최악의 경우 동기화 불확실)이 될 수 있습니다. 이후 모든 다음 데이터 비트 중심은 16개의 클럭 틱으로 변경됩니다. 그림 4-5에서 관련 내용을 설명합니다.

### 4.8.4 메시지 처리

메시지가 수신되는 동안에는 드라이버가 절전 모드로 전환되지 않습니다.  $t_{SLEEP}(OE = 0)$ 에서부터 Sleep 모드로 전환되기까지의 지연 시간이 초과되기 전에 메시지 수신이 진행되면, 메시지가 완전히 수신되고 적용 가능할 경우 컨피규레이션 레지스터에 내용이 적용됩니다. 그런 다음 SLEEP 비트가 확인되고 이 비트가 계속 활성화되면 시스템이 절전 모드로 전환됩니다.

### 4.8.5 AUTO-BAUD 기능

MCP8021/2 디바이스 DE2 통신 링크를 통해 통신하는 호스트가 MCP8021/2 디바이스에서 사용 중인 실제 전송 속도를 결정할 수 있는 Auto-Baud 기능을 제공합니다. 이 기능을 통해 호스트는 MCP8021/2에서 미리 정해진 값(0x55) 한 바이트의 전송을 요청할 수 있습니다. 그런 다음 호스트가 MCP8021/2 전송 속도를 결정하고 호스트 내부 BRG(전송 속도 생성기)를 조정하여 이 MCP8021/2 전송 속도와 일치시킵니다.

DE2 핀은 Auto-Baud 기능을 트리거하는 데 사용됩니다. 호스트는 1.29ms에서 2.0ms 사이의 시간 동안 DE2 신호를 로직 Low로 설정합니다(Auto-Baud 중단 창). 그런 다음 호스트는 DE2 핀을 호스트 UART 컨트롤러로 다시 해제합니다. 이후 호스트 UART가 DE2 핀을 로직 High 값으로 올립니다. DE2 링크가 1.29ms 미만의 Low 상태로 유지되고 바이트가 유효한 명령으로 해석되지 않은 경우 MCP8021/2 드라이버는 표준 NACK('0b00nnnnn'), 여기서 'nnnnn'은 수신된 최소 LSB)로 응답합니다 DE2 링크가 2.0ms를 초과하여 낮은 상태를 유지되면 MCP8021/2 드라이버가 현재 메시지를 무시합니다.

할당된 시간 내에 드라이버가 유효한 Auto-Baud 요청을 수신하면 드라이버는 Auto-Baud 메시지가 요청되었음을 나타내는 Auto-Baud 상태로 진입합니다. Auto-Baud 기능이 활성화되면 DE2 하위 시스템이 모든 요청되지 않은 메시지를 호스트로 전송하지 않도록 설정합니다.

내부 Auto-Baud 상태가 설정된 경우 드라이버는 최소 0.86ms에서 최대 1.19ms까지 대기합니다. 대기 시간이 만료되면 드라이버가 DE2 링크를 통해 0x55 데이터 바이트를 즉시 전송합니다.

드라이버는 DE2 링크를 통해 0x55 전송 속도 데이터를 전송한 후 다른 메시지를 전송하기 전에 2.00ms를 대기합니다. 이후 드라이버는 Auto-Baud 상태를 종료하고 정상적인 DE2 작동을 재개합니다. 호스트가 Auto-Baud 확인을 완료하고 호스트 UART 전송 속도 생성기를 업데이트하려면 2.00ms의 대기 시간이 필요합니다.

MCP8021/2 디바이스는 전송을 시도하기 전에 항상 DE2 링크의 로직 낮은 상태를 모니터링합니다.

MCP8021/2 디바이스가 DE2 링크에서 로직 낮음을 수신하면 모든 DE2 통신을 선점하며, 이 로직 낮음은 9600 전송 속도(브레이크 시퀀스)에서 10비트 이상 지속됩니다.

MCP8021/2 디바이스는 DE2 링크에서 로직 낮음을 처음 감지한 후 DE2 링크가 로직 높음 상태로 변경될 때까지 최대 2ms 동안 대기합니다. 초기 로직 낮음 레벨에서 2ms 이내에 DE2 링크가 로직 높음 레벨로 올라가지 못하면 Auto-Baud 메시지가 취소되고 메시지가 전송되지 않습니다. 그 후 Auto-Baud 기능이 완료됩니다.

Auto-Baud 기능이 완료된 후 드라이버는 보류 중인 요청되지 않은 메시지를 보냅니다.

## 4.8.6 메시징 인터페이스

명령 바이트는 항상 최상위 비트(MSB) 7을 '1'로 설정합니다. 비트 6과 5는 향후 사용을 위해 예약되었으며 '0'으로 설정되어야 합니다. 비트[4:0]는 명령에 사용됩니다. 이는 32개의 명령을 사용할 수 있습니다.

### 4.8.6.1 호스트에서 MCP8021/2로 명령

호스트에서 MCP8021/2 디바이스로 전송되는 메시지는 하나 또는 두 개의 8비트 바이트로 구성됩니다. 전송되는 첫 번째 바이트는 명령 바이트입니다. 필요한 경우 전송되는 두 번째 바이트는 명령에 대한 데이터입니다.

멀티바이트 명령이 MCP8021/2 디바이스로 전송되고 MCP8021/2 디바이스에서 두 번째 바이트를 수신하지 않으면 이후 "Command Not Acknowledged" 메시지가 호스트로 다시 전송됩니다. NACK 메시지를 방지하려면 호스트가 첫 번째 바이트가 완료된 후 1ms 이내에 두 번째 바이트 명령에 대한 두 번째 바이트 전송을 시작해야 합니다. 두 번째 바이트 시작 비트가 수신되면 MCP8021/2 내부 수신기 로직이 데이터 바이트의 수신을 처리합니다. 데이터 바이트 정지 비트가 마지막으로 수신된 비트의 예상 수신 시간 내에 수신되지 않으면 MCP8021/2는 NACK 메시지로 응답합니다.

### 4.8.6.2 MCP8021/2에서 호스트까지 명령

MCP8021/2 디바이스에서 요청된 응답 바이트는 비트 7이 '0'(응답)로 설정되고 비트 6이 '1'(ACK) 또는 '0'(NACK)으로 설정된 명령 바이트를 항상 반환합니다. 필요한 경우 두 번째 바이트는 호스트 명령에 대한 데이터입니다. 오류가 발생하거나 지원되지 않는 명령은 NACK 응답을 수신합니다.

MCP8021/2는 호스트 컨트롤러에 요청되지 않은 명령 메시지를 보낼 수 있습니다. 호스트 컨트롤러에 대한 모든 메시지는 호스트 컨트롤러의 응답이 필요하지 않습니다.

## 4.8.7 메시지

### 4.8.7.1 SET\_CFG\_0

호스트에서 디바이스를 구성하기 위해 MCP8021/2 디바이스로 전송되는 SET\_CFG\_0 메시지를 사용할 수 있습니다. SET\_CFG\_0 메시지는 언제든지 디바이스로 전송될 수 있습니다. 호스트는 SET\_CFG\_0 메시지를 보내 시스템이 손상되지 않은 상태인지 확인합니다. SET\_CFG\_0 메시지 형식은 표 4-6에 제공되어 있습니다. 응답은 표 4-7를 참조하십시오.

### 4.8.7.2 GET\_CFG\_0

호스트에서 디바이스 구성 레지스터를 검색하기 위해 MCP8021/2 디바이스로 보내는 GET\_CFG\_0 메시지가 있습니다. GET\_CFG\_0 메시지 형식은 표 4-6에 나와 있습니다. 응답은 표 4-7를 참조하십시오.

### 4.8.7.3 STATUS\_0 및 STATUS\_1

호스트에서 디바이스 STAT0 및 STAT1 레지스터를 검색하기 위해 MCP8021/2 디바이스로 전송되는 STATUS\_0 및 STATUS\_1 메시지가 있습니다. MCP8021/2 디바이스에서 호스트에 상태 변경을 알리기 위해 요청되지 않은 STATUS\_0 및 STATUS\_1 메시지를 보낼 수도 있습니다. 요청되지 않은 STATUS\_0 및 STATUS\_1 메시지는 상태 비트가 활성 상태로 변경될 때만 전송됩니다. STATUS\_0 및 STATUS\_1 메시지 형식은 표 4-6에 제공됩니다. 응답은 표 4-7를 참조하십시오.

새로운 결함이 활성화됨에 따라 STATUS\_0 또는 STATUS\_1 메시지가 호스트로 전송되면 호스트가 STATUS\_0 또는 STATUS\_1 요청 메시지를 실행하거나 OE 핀을 Low 후 High로 전환하여 Fault 비트를 삭제합니다. 호스트가 결함을 제거하려고 시도할 때 결함이 여전히 존재하는 경우에는 Fault 비트가 활성 상태로 유지되고 삭제되지 않습니다.

# MCP8021/2

STAT0 레지스터의 PCON 비트는 다양한 이벤트로 인해 디바이스가 다시 시작될 때마다 설정됩니다(표 4-3 참조). 드라이버가 다시 작동하면 요청되지 않은 단일 STATUS\_0 메시지가 호스트로 전송되어 리셋이 발생했음을 알립니다. 이 메시지는 VREG LDO가 활성 상태에 도달한 후 5ms 후에 전송됩니다. 호스트는 전원 주기의 원인을 확인하기 위해 PCON 비트를 확인해야 합니다. 모든 경우에서 구성 데이터가 손실되었을 수 있으므로 드라이버로 다시 전송해야 합니다. PCON 플래그는 호스트 STATUS\_0 요청 메시지에 의해 리셋됩니다. 시작 시 호스트가 요청되지 않은 STATUS\_0 메시지를 놓치면 호스트가 드라이버에 STATUS\_0 메시지를 보내 상태를 수동으로 요청할 수 있습니다. STAT0 레지스터의 PCON 비트에는 호스트가 STAT0 레지스터를 요청할 때까지 파워온 리셋 소스가 포함됩니다.

## 4.8.7.4 SET\_CFG\_2

드라이버 전류 제한 블랭킹 시간을 구성하기 위해 호스트에서 MCP8021/2 디바이스로 보내는 SET\_CFG\_2 메시지가 있습니다. SET\_CFG\_2 메시지는 언제든지 디바이스로 전송될 수 있습니다. 호스트는 SET\_CFG\_0 메시지를 보내 시스템이 손상되지 않은 상태인지 확인합니다. SET\_CFG\_2 메시지 형식은 표 4-6에 제공됩니다. 응답은 표 4-7를 참조하십시오.

## 4.8.7.5 GET\_CFG\_2

호스트에서 디바이스 구성 레지스터 #2를 검색하기 위해 MCP8021/2 디바이스로 전송되는 GET\_CFG\_2 메시지가 있습니다. GET\_CFG\_2 메시지 형식은 표 4-6에 제공됩니다. 응답은 표 4-7를 참조하십시오.

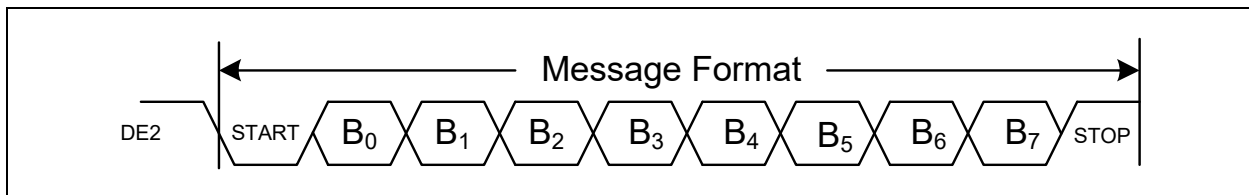


그림 4-4: DE2 패킷 형식

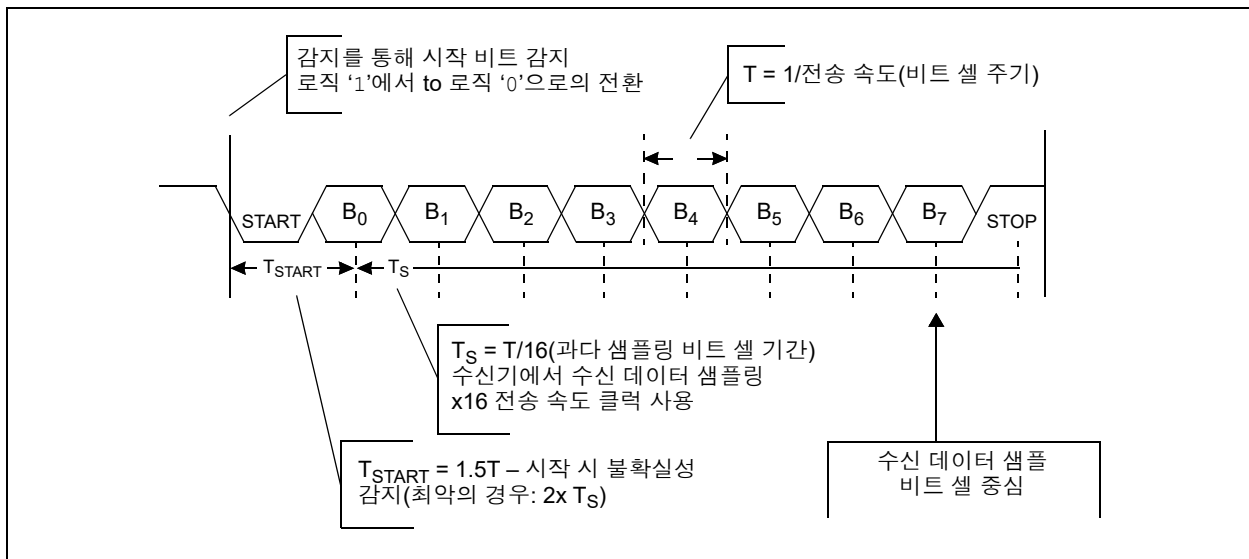


그림 4-5: DE2 패킷 타이밍



**표 4-6: 호스트에서 MCP8021/2까지 DE2 통신 명령**

명령	바이트	비트	값	설명	
SET_CFG_0	1		10000001(81h)	구성 레지스터 0 설정	
	2	7	0	예약됨	
			6	0	예약됨(MCP8021)
				0	대기 모드(기본값)에서 연산 증폭기 활성화(MCP8022)
				1	대기 모드에서 연산 증폭기 비활성화(MCP8022)
		5	0	1ms가 넘는 시간 동안 OE = 0, SLEEP = 0일 때 시스템이 대기 모드로 진입	
			1	1ms가 넘는 시간 동안 OE = 0, SLEEP = 1일 때 시스템이 대기 모드로 진입	
		4	0	예약됨	
		3	0	외부 MOSFET 저전압 록아웃 활성화(기본값)	
			1	외부 MOSFET 저전압 록아웃 비활성화	
		2	0	외부 MOSFET 단락 감지 활성화(기본값)	
			1	외부 MOSFET 단락 감지 비활성화	
		1:0	00	외부 MOSFET 과전류 한계치를 0.250V로 설정(기본값)	
			01	외부 MOSFET 과전류 한계치를 0.500V로 설정	
			10	외부 MOSFET 과전류 한계치를 0.750V로 설정	
			11	외부 MOSFET 과전류 한계치를 1.000V로 설정	
GET_CFG_0	1		10000010(82h)	구성 레지스터 0 가져오기	
STATUS_0	1		10000101(85h)	상태 레지스터 0 가져오기	
STATUS_1	1		10000110(86h)	상태 레지스터 1 가져오기	
SET_CFG_2	1		10000111(87h)	구성 레지스터 2 설정	
	2	7:5	00h	예약됨	
		4:2	—	드라이버 데드 타임(PWMH /PWML 입력의 경우)	
			000	2000 ns(기본값)	
			001	1750 ns	
			010	1500 ns	
			011	1250 ns	
			100	1000 ns	
			101	750ns	
			110	500 ns	
			111	250 ns	
			1:0	—	드라이버 블랭킹 시간(전류 스파이크 전환 무시)
		00		4 μs (기본값)	
		01		2 μs	
		10		1 μs	
		11	500 ns		
GET_CFG_2	1		10001000(88h)	구성 레지스터 2 가져오기	
GET_REV_ID	1		10010000(90h)	디바이스 하드웨어 리비전 가져오기	

# MCP8021/2

표 4-7: MCP8021/2에서 호스트 로 전송되는 DE2 통신 메시지

메시지	바이트	비트	값	설명	
SET_CFG_0	1	7:0	00000001(01h)	명령이 승인되지 않음(응답)	
			01000001(41h)	명령이 승인됨(응답)	
	2	7	0	0	예약됨
				0	예약됨(MCP8021)
		6	0	0	대기 모드에서 활성화된 연산 증폭기(기본값)(MCP8022)
				1	대기 모드에서 연산 증폭기 비활성화(MCP8022)
				0	대기 모드에서 연산 증폭기 비활성화(MCP8022)
		5	0	0	1ms가 넘는 시간 동안 OE = 0, SLEEP = 0일 때 시스템이 대기 모드로 진입
				1	1ms가 넘는 시간 동안 OE = 0, SLEEP = 1일 때 시스템이 대기 모드로 진입
		4	0	0	예약됨
				0	예약됨
		3	0	0	외부 MOSFET 저전압 록아웃 활성화(기본값)
				1	외부 MOSFET 저전압 록아웃 비활성화
		2	0	0	외부 MOSFET 단락 감지 활성화(기본값)
				1	외부 MOSFET 단락 감지 비활성화
		1:0	00	00	0.250V 외부 MOSFET 과전류 한계(기본값)
				01	0.500V 외부 MOSFET 과전류 한계
				10	0.750V 외부 MOSFET 과전류 한계
				11	1.000V 외부 MOSFET 과전류 한계
		GET_CFG_0	1	7:0	00000010(02h)
01000010(42h)	명령이 승인됨(응답)				
2	7		0	0	예약됨
				0	예약됨(MCP8021)
	6		0	0	대기 모드에서 연산 증폭기 활성화(MCP8022)
				1	대기 모드에서 연산 증폭기 비활성화(MCP8022)
				0	대기 모드에서 연산 증폭기 비활성화(MCP8022)
	5		0	0	1ms가 넘는 시간 동안 OE = 0, SLEEP = 0일 때 시스템이 대기 모드로 진입
				1	1ms가 넘는 시간 동안 OE = 0, SLEEP = 1일 때 시스템이 대기 모드로 진입
	4		0	0	예약됨
				0	예약됨
	3		0	0	외부 MOSFET 저전압 록아웃 활성화
				1	외부 MOSFET 저전압 록아웃 비활성화
	2		0	0	외부 MOSFET 단락 감지 활성화
				1	외부 MOSFET 단락 감지 비활성화
	1:0		00	00	0.250V 외부 MOSFET 과전류 한계
				01	0.500V 외부 MOSFET 과전류 한계
				10	0.750V 외부 MOSFET 과전류 한계
				11	1.000V 외부 MOSFET 과전류 한계

표 4-7: MCP8021/2에서 호스트 (CONTINUED)로 전송되는 DE2 통신 메시지

메시지	바이트	비트	값	설명	
STATUS_0	1	7:0	00000101(05h)	명령이 승인되지 않음(응답)	
			01000101(45h)	명령이 승인됨(응답)	
			10000101(85h)	호스트로 명령이 전송됨(요청되지 않음)	
	2	7:5	101	과열 시 종료(OTSHDN) 발생	
			011	절전 종료(SLEEP) 발생	
			010	저전압 종료(UVSHDN) 발생	
			001	파워온 리셋(POR) 발생	
			000	정상 작동	
		4	1	입력 과전압(OVLOF), $V_{DD} > 32V$	
		3	1	입력 저전압(UVLOF), $V_{DD} < 5.5V$	
		2	1	과열(OTPF), $T_J > T_{SD}$	
		1	1	과열 시 경고(OTPW), $T_J > T_{WARN}$	
		0	0	결함 조건이 존재하지 않음	
		1	1	결함 조건이 존재함	
STATUS_1	1	7:0	00000110(06h)	명령이 승인되지 않음(응답)	
			01000110(46h)	명령이 승인됨(응답)	
			10000110(86h)	호스트로 명령이 전송됨(요청되지 않음)	
	2	7:4	0	예약됨	
			3	1	외부 MOSFET 과전류(XOCPF) 감지
			2	1	외부 MOSFET 저전압 록아웃(XUVLOF)
			1	0	예약됨
0	1	$V_{REG}$ LDO 저전압 결함(VREGUVF)			
SET_CFG_2	1	7:0	00000111(07h)	명령이 승인되지 않음(응답)	
			01000111(47h)	명령이 승인됨(응답)	
	2	7:5	00h	예약됨	
			4:2	—	드라이버 데드 타임(PWMH /PWML 입력의 경우)
		000	2000 ns (기본값)		
		001	1750 ns		
		010	1500 ns		
		011	1250 ns		
		100	1000 ns		
		101	750 ns		
		110	500 ns		
		111	250 ns		
		1:0	—	드라이버 블랭킹 시간(결함 무시)	
			00	4000 ns(기본값)	
			01	2000 ns	
			10	1000 ns	
			11	500 ns	

# MCP8021/2

표 4-7: MCP8021/2에서 호스트 (CONTINUED)로 전송되는 DE2 통신 메시지

메시지	바이트	비트	값	설명	
GET_CFG_2	1	7:0	00001000(08h)	명령이 승인되지 않음(응답)	
			01001000(48h)	명령이 승인됨(응답)	
	2	7:5	00h	예약됨	
			4:2	—	드라이버 데드 타임(PWMH /PWML 입력의 경우)
			000	2000 ns	
			001	1750 ns	
			010	1500 ns	
			011	1250 ns	
			100	1000 ns	
			101	750 ns	
			110	500 ns	
			111	250 ns	
			1:0	—	드라이버 블랭킹 시간(결함 무시)
				00	4000 ns
				01	2000 ns
		10	1000 ns		
		11	500 ns		
GET_REV_ID	1	7:0	00010000(10h)	명령이 승인되지 않음(응답)	
			01010000(50h)	명령이 승인됨(응답)	
	2	7:4	00h	예약됨	
		3:0	00h-0Fh	디바이스 하드웨어 개정	

## 4.9 레지스터 정의

**REGISTER 4-1: CFG0: 구성 레지스터 0**

U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
—	OPAMP <sup>(1)</sup>	SLEEP	—	EXTUVLO	EXTSC	EXTOC1	EXTOC0
비트 7						비트 0	

**Legend:**

R = 읽기 가능 비트                      W = 쓰기 가능 비트                      U = 비구현 비트, '0'으로 읽음  
 -n = POR에서 값                      '1' = 비트가 설정됨                      '0' = 비트가 클리어됨                      x = 알 수 없는 비트

- bit 7                      **비구현:** '0'으로 읽음
- bit 6                      **OPAMP:** 국제 연산 증폭기 전원 차단(MCP8022)<sup>(1)</sup>  
 1 = 대기 모드 중 연산 증폭기를 비활성화합니다.  
 0 = 대기 모드 중 연산 증폭기를 활성화합니다.
- bit 5                      **SLEEP:** 절전 모드  
 비트는 대기 모드에서만 변경할 수 있습니다.  
 1 = 시스템이 절전 모드로 진입합니다(OE = 0일 때).  
 0 = 시스템이 대기 모드로 진입합니다(OE = 0일 때).
- bit 4                      **비구현:** '0'으로 읽음
- bit 3                      **EXTUVLO:** 외부 MOSFET 저전압 록아웃  
 1 = 비활성화  
 0 = 활성화
- bit 2                      **EXTSC:** 외부 MOSFET 단락 감지  
 1 = 비활성화  
 0 = 활성화
- bit 1-0                      **EXTOC[1:0]:** 외부 MOSFET 과전류 제한 값  
 00 = 과전류 한계가 0.250V로 설정됩니다.  
 01 = 과전류 한계가 0.500V로 설정됩니다.  
 10 = 과전류 한계가 0.750V로 설정됩니다.  
 11 = 과전류 한계가 1.000V로 설정됩니다.

**Note 1:** OPAMP 비트가 MCP8021에 영향을 주지 않습니다.

# MCP8021/2

## REGISTER 4-2: CFG2: 구성 레지스터 2

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	DRVDT2	DRVDT1	DRVDT0	DRVBL1	DRVBL0
비트 7						비트 0	

<b>Legend:</b>			
R = 읽기 가능 비트	W = 쓰기 가능 비트	U = 비구현 비트, '0'으로 읽음	
-n = POR에서 값	'1' = 비트가 설정됨	'0' = 비트가 클리어됨	x = 알 수 없는 비트

- bit 7-5      **비구현:** '0'으로 읽음
- bit 4-2      **DRVDT[2:0]:** 드라이버 데드 타임 선택
  - 000 = 2000ns(기본값)
  - 001 = 1750ns
  - 010 = 1500 ns
  - 011 = 1250 ns
  - 100 = 1000 ns
  - 101 = 750 ns
  - 110 = 500 ns
  - 111 = 250 ns
- bit 1-0      **DRVBL[1:0]:** 드라이버 블랭킹 시간 선택
  - 비트는 대기 모드에서만 변경할 수 있습니다.
  - 00 = 4000 ns(기본값)
  - 01 = 2000 ns
  - 10 = 1000 ns
  - 111 = 500 ns

## REGISTER 4-3: STAT0: 상태 레지스터 0

R-0	R-0	R-1	R-0	R-0	R-0	R-0	R-0
PCON2	PCON1	PCON0	OVLOF	UVLOF	OTPF	OTPW	FAULT
비트 7						비트 0	

### Legend:

R = 읽기 가능 비트      W = 쓰기 가능 비트      U = 비구현 비트, '0'으로 읽음  
 -n = POR에서 값      '1' = 비트가 설정됨      '0' = 비트가 클리어됨      x = 알 수 없는 비트

bit 7-5      **PCON[2:0]:** 전원 제어 상태(0 이외의 값일 때 구성 손실)

- 101 = 과열 시 종료(OTSHDN) 발생
- 011 = 절전(SLEEP) 종료 발생
- 010 = 저전압 종료(UVSHDN) 발생
- 001 = 파워온 리셋(POR) 발생
- 000 = 정상 작동

bit 4      **OVLOF:** 입력 과전압 록아웃 결함

- 1 =  $V_{DD}$  입력 전압 > 32V
- 0 =  $V_{DD}$  입력 전압 < 32V

bit 3      **UVLOF:** 입력 저전압 폴트

- 1 =  $V_{DD}$  입력 전압 < 5.5V
- 0 =  $V_{DD}$  입력 전압 > 5.5V

bit 2      **OTPF:** 과열 방지 결함

- 1 = 디바이스 접합 온도 >  $T_{SD}$
- 0 = 디바이스 접합 온도 <  $T_{SD}$

bit 1      **OTPW:** 과열 방지 결함

- 1 = 디바이스 접합 온도 >  $T_{WARN}$
- 0 = 디바이스 접합 온도 <  $T_{WARN}$

bit 0      **FAULT:** 결함 상태

- 1 = 최소 1개의 결함이 활성화됨
- 0 = 활성 결함 없음

# MCP8021/2

## REGISTER 4-4: STAT1: 상태 레지스터 1

U-0	U-0	U-0	U-0	R-0	R-0	U-0	R-0
—	—	—	—	XOCPF	XUVLOF	—	VREGUVF
비트 7							비트 0

### Legend:

R = 읽기 가능 비트      W = 쓰기 가능 비트      U = 비구현 비트, '0'으로 읽음  
 -n = POR에서 값      '1' = 비트가 설정됨      '0' = 비트가 클리어됨      x = 알 수 없는 비트

- bit 7-4      비구현: '0'으로 읽음
- bit 3      **XOCPF:** 외부 MOSFET 과전류 방지 결함  
EXTSC(CFG0[2]) = 0일 때만 유효합니다.  
1 = 외부 MOSFET  $V_{DS} > EXTOC[1:0]$  (CFG0[1:0]) 값  
0 = 외부 MOSFET  $V_{DS} < EXTOC[1:0]$  (CFG0[1:0]) 값
- bit 2      **XUVLOF:** 외부 MOSFET 게이트 드라이브 저전압 결함  
EXTUVLO (CFG0[3]) = 0일 때만 유효합니다.  
1 = HSx 출력 전압 <  $V_{DUVLO}$   
0 = HSx 출력 전압 >  $V_{DUVLO}$
- bit 1      비구현: '0'으로 읽음
- bit 0      **VREGUVF:**  $V_{REG}$  LDO 저전압 결함  
1 =  $V_{REG}$  LDO 출력 전압 < 대상  $V_{REG}$ 의 88%  
0 =  $V_{REG}$  LDO 출력 전압 > 대상  $V_{REG}$ 의 92%

## REGISTER 4-5: REV\_ID: 하드웨어 개정 ID

U-0	U-0	U-0	U-0	R-0/1	R-0/1	R-0/1	R-0/1
—	—	—	—	REVID3	REVID2	REVID1	REVID0
비트 7							비트 0

### Legend:

R = 읽기 가능 비트      W = 쓰기 가능 비트      U = 비구현 비트, '0'으로 읽음  
 -n = POR에서 값      '1' = 비트가 설정됨      '0' = 비트가 클리어됨      x = 알 수 없는 비트

- bit 7-4      비구현: '0'으로 읽음
- bit 3-0      **REVID[3:0]:** 디바이스 수정



## 5.0 애플리케이션 정보

### 5.1 구성 요소 계산

#### 5.1.1 차지 펌프 콘덴서

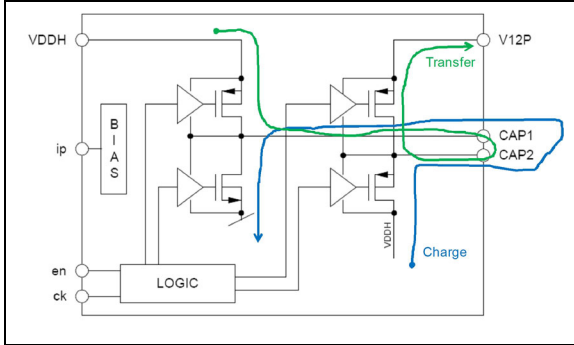


그림 5-1: 차지 펌프

가정:

- $I_{OUT} = 20\text{mA}$
- $f_{CP} = 75\text{kHz}$ (1 사이클 안에 충전/방전)
- 50% 듀티 사이클
- $V_{DDH} = 5.5\text{V}$ (최악의 경우)
- $R_{DSON} = 7.5\Omega$  ( $R_{PMOS}$ ),  $3.5\Omega$  ( $R_{NMOS}$ )
- $V_{12P} = 2 \times V_{DDH}$  (이상적)
- $C_{ESR} = 20\text{m}\Omega$  (세라믹 콘덴서)
- $V_{DROP} = 100\text{mV}$  ( $V_{OUT}$  리플)
- $T_{CHG} = T_{DCHG} = 0.5 \times 1/75\text{kHz} = 6.67\text{ }\mu\text{s}$

##### 5.1.1.1 플라잉 콘덴서

플라잉 콘덴서는 스위칭 사이클의 절반 이내에서  $V_{DDH}$ 의 95%(3t) 이상 충전할 수 있도록 선택합니다.

- $3 \times t = T_{CHG}$
- $t = T_{CHG}/3$
- $RC = T_{CHG}/3$
- $C = T_{CHG}/(R \times 3)$
- $C = 6.67\text{ }\mu\text{s}/([7.5\Omega + 3.5\Omega + 0.02\Omega] \times 3)$
- $C = 202\text{nF}$

180nF 콘덴서를 선택합니다.

##### 5.1.1.2 차지 펌프 출력 콘덴서

$V_{12P}$ 와 접지 사이에 연결된 차지 펌프 출력 정전 용량을 해결하려면 전환 사이클 한 번에 20mA 부하를 공급합니다. MCP8021/2의  $V_{BOOT}$  핀은 계산에 참조된 "V12P" 핀입니다.

- $C = I_{OUT} \times dt/dV$
- $C = I_{OUT} \times 13.3\text{ }\mu\text{s}/(V_{DROP} + I_{OUT} \times C_{ESR})$
- $C = 20\text{ mA} \times 13.3\text{ }\mu\text{s}/(0.1\text{V} + 20\text{ mA} \times 20\text{ m}\Omega)$
- $C \geq 2.65\text{ }\mu\text{F}$

안정성 측면에서  $V_{BOOT}$  LDO 및  $V_{REG}$  LDO 콘덴서는 최소한 4.7  $\mu\text{F}$  이상이어야 하므로 다음과 같이 선택합니다.  $C \geq 4.7\text{ }\mu\text{F}$ .

##### 5.1.1.3 충전 경로(CAP1 및 CAP2를 거치는 플라잉 콘덴서)

- $V_{CAP} = V_{DDH} \times (1 - e^{-T/t})$
- $V_{CAP} = 5.5\text{V} \times (1 - e^{-[6.67\text{ }\mu\text{s}/([7.5\Omega + 3.5\Omega + 20\text{ m}\Omega] \times 180\text{ nF})])$

첫 번째 사이클의 전송에  $V_{CAP} = 5.31\text{V}$ 를 사용할 수 있습니다.

##### 5.1.1.4 전송 경로(플라잉 콘덴서 및 출력 콘덴서)

- $V_{12P} = V_{DDH} + V_{CAP} - I_{OUT} \times dt/C$
- $V_{12P} = 5.5\text{V} + 5.31\text{V} - (20\text{ mA} \times 6.67\text{ }\mu\text{s}/180\text{ nF})$
- $V_{12P} = 10.066\text{V}$

##### 5.1.1.5 20mA를 공급 할 때, 한 사이클의 플라잉 캐패시터 전압 강하 계산

- $dV = I_{OUT} \times dt/C$
- $dV = 20\text{ mA} \times 6.67\text{ }\mu\text{s}/180\text{ nF}$
- $dV = 0.741\text{V}$ (20mA일 때)

콘덴서가 각 사이클마다 완전히 소모되지 않기 때문에 두 번째 이후부터의 전송 사이클에서는 전송에 사용할 수 있는 전압이 더 높습니다.  $V_{CAP}$ 은 첫 번째 전송 후  $V_{CAP} - dV$ 가 되고, 여기에  $V_{DDH} - (V_{CAP} - dV)$ 를 RC 상수와 곱합니다. 이 계산은 각 후속 사이클마다 반복되며, 전체 출력 전압 및 전류를 요청하기 전에 시스템이 여러 번의 전하 전송을 허용하는 경우 더 큰 전하 펌프 콘덴서를 사용할 수 있습니다.

두 번째 사이클(및 각 전송 후  $V_{CAP}$ 의 새로운 값으로 재계산된 후속 사이클)에 대해 **섹션 5.1.1.3 "충전 경로(CAP1 및 CAP2를 거치는 플라잉 콘덴서)"**를 반복합니다.

- $V_{CAP} = (V_{CAP} - dV) + (V_{DDH} - (V_{CAP} - dV)) (1 - e^{-T/t})$
- $V_{CAP} = (5.31\text{V} - 0.741\text{V}) + (5.5\text{V} - (5.31\text{V} - 0.741\text{V})) \times (1 - e^{-[6.67\text{ }\mu\text{s}/([7.5\Omega + 3.5\Omega + 20\text{ m}\Omega] \times 180\text{ nF})])$
- $V_{CAP} = 4.567\text{V} + 0.934\text{V} \times 0.96535$

두 번째 사이클의 전송에  $V_{CAP} = 5.468\text{V}$ 를 사용할 수 있습니다.

##### 5.1.1.6 차지 펌프 결과

첫 번째 차지 펌프 사이클에서 95% 전압 전송 비율을 유지하기 위한 차지 펌프 플라잉 콘덴서의 최댓값은 202nF입니다. 더 큰 콘덴서 값을 사용할 수 있지만 최대 전압까지 충전하려면 더 많은 사이클이 필요합니다. 최소한으로 필요한 출력 콘덴서 값은 2.65  $\mu\text{F}$ 이며 100mV 강하 조건에서 13.3  $\mu\text{s}$  동안 20mA를 공급합니다. 더 큰 출력 콘덴서를 사용하여 콘덴서 과열 허용치, 콘덴서 유전체 및 PCB 손실을 보상할 수 있습니다.

이들은 대략적인 계산입니다. 실제 전압은 부하 변동에 따른 사이클당 콘덴서의 불완전한 충전 또는 방전으로 인해 달라질 수 있습니다. 차지 펌프 계산에서는 차지 펌프가 몇 사이클 이내에 외부 부트 캡을 충전할 수 있다고 가정합니다.

# MCP8021/2

## 5.1.2 부트스트랩 콘덴서

6단계 모드로 작동하는 3상 BLDC 모터의 경우, HIGH 측 드라이버 부트스트랩 콘덴서는 모터 전동 주기의 1/3에 해당하는 주기 동안 HIGH 측 드라이버 및 게이트에 전원을 공급해야 합니다.

가정:

$$\begin{aligned} \text{MOSFET 드라이버 전류} &= 300 \text{ mA} \\ \text{PWM 기간} &= 50 \mu\text{s} \text{ (20 kHz)} \\ \text{최소 듀티 사이클} &= 1\% (500\text{ns}) \\ \text{최대 듀티 사이클} &= 99\% (49.5 \mu\text{s}) \\ V_{\text{IN}} &= 12\text{V} \\ \text{최소 게이트 드라이버 전압} &= 8\text{V} (V_{\text{GS}}) \\ \text{총 게이트 전하} &= 130\text{nC} \text{ (80A MOSFET)} \\ \text{허용 } V_{\text{GS}} \text{ 강하} (V_{\text{DROP}}) &= 3\text{V} \\ \text{전환 } R_{\text{DSON}} &= 100 \text{ m}\Omega \end{aligned}$$

$$\text{드라이버 내부 바이어스 전류} = 20 \mu\text{A} (I_{\text{BIAS}})$$

다음을 공급할 수 있는 최소 정전 용량을 해결합니다.

- MOSFET 게이트로 130nC의 전하
- 1메가옴 게이트 소스 저항 전류
- 드라이버 바이어스 전류 및 전환 손실

$$\begin{aligned} Q_{\text{MOSFET}} &= 130\text{nC} \\ Q_{\text{RESISTOR}} &= [(V_{\text{GS}}/R) \times T_{\text{ON}}] \\ Q_{\text{DRIVER}} &= (I_{\text{BIAS}} \times T_{\text{ON}}) \\ T_{\text{ON}} &= \text{최악의 경우 } 49.5 \mu\text{s} \text{ (99\% DC)} \\ Q_{\text{RESISTOR}} &= Q_{\text{RESISTOR}} \\ Q_{\text{DRIVER}} &= 20 \mu\text{A} \times 49.5 \mu\text{s} = 0.99 \text{ nC} \end{aligned}$$

에너지 요건 전체를 더합니다.

- $C = (Q_{\text{MOSFET}} + Q_{\text{RESISTOR}} + Q_{\text{DRIVER}})/V_{\text{DROP}}$
- $C = (130\text{nC} + 0.594\text{nC} + 0.99\text{nC})/3\text{V}$
- $C = 43.86\text{nF}$

부트스트랩 콘덴서 값은 43.86nF보다 큰 값으로 선택합니다.

## 5.2 디바이스 보호

### 5.2.1 MOSFET 전압 억제

모터 축이 회전하는 중 전원이 차단되면 모터 구성 요소의 자성으로 인해 모터가 발전기처럼 작동합니다. 모터 내에서 흐르던 전류는 이제 모터 외부로 흐르게 됩니다. 모터 자기장이 감소함에 따라 발전기 출력도 감소합니다. 발전기 단자를 통과하는 전압은 발전기 전류 및 발전기 회로의 회로 임피던스에 비례하여 증가합니다. 전원 공급 장치가 전류 반환 경로의 일부이고 분리된 경우, 전류가 흐를 때까지 발전기 단자의 전압이 증가합니다. 이러한 전압 상승은 드라이버 외부에서 처리해야 합니다. 전압 억제 장치는 고전압 과도 현상 동안 최대 시스템 작동 전압을 초과하지 않는 수준으로 모터 단자 전압을 클램프하기 위해 사용될 수 있습니다. 전압 억제 회로는 전원 접지에서 모터 전원 공급 레일까지 연결되어 전원 공급이 차단될 때 모터 전류의 경로를 생성할 수 있습니다(그림 5-2). PCB 트레이스는 최소 전압 및 온도 상승 조건에서 모터 전류를 전달할 수 있어야 합니다.

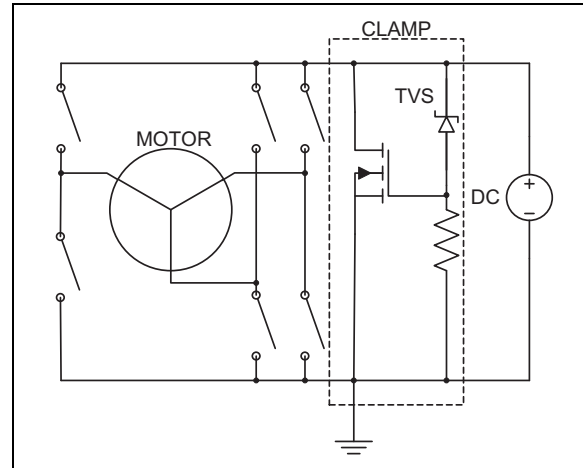


그림 5-2: 과도 전압 클램프

또 다른 방법은 HIGH 측 드라이버를 비활성화하고 LOW 측 드라이버를 활성화하는 것입니다. 이렇게 하면 LOW 측 외부 MOSFET을 통해 전류가 흐를 수 있고 전원 공급 장치 단자에서 전압이 증가하는 것을 방지할 수 있습니다.

### 5.2.2 부트스트랩 전압 억제

모터 작동 중 가장 높은 전압을 처리하는 핀은 부트스트랩 핀(VBx)입니다. 부트스트랩 핀 전압은 일반적으로  $V_{BOOT}(12V)$ 가 관련 위상 전압보다 높습니다. HIGH 측 MOSFET이 전도될 때 위상 핀 전압은 일반적으로  $V_{DD}$ 이고 부트스트랩 핀 전압은 일반적으로  $V_{DD} + 12V$ 입니다. 위상 MOSFET이 전환되면 위상 핀에서 전류 유도 전압 과도 현상이 발생합니다. 이러한 전류는 MOSFET 본체 다이오드 역방향 복구 및 MOSFET 켜기/끄기 시간에 의해 발생합니다. 이러한 유도 전압으로 인해 부트스트랩 핀 전압도 증가합니다. 위상 핀 전압의 크기에 따라 부트스트랩 핀 전압이 디바이스의 안전한 작동 전압을 초과할 수 있습니다. MOSFET의 켜기 및 끄기 시간을 느리게 함으로써 전류 유도 과도 현상을 줄일 수 있습니다. 게이트 드라이브와 직렬로 10~100Ω 저항을 추가하면 외부 MOSFET의 속도가 느려질 수 있습니다. 각 MOSFET 게이트와 소스 단자를 연결하는 1nF~10nF의 세라믹 콘덴서를 추가할 수 있습니다. 추가된 정전용량은 MOSFET의 전환 시간을 느리게 하는 동시에 게이트 저항이 게이트를 고정된 상태로 유지할 수 있도록 합니다. 또한 정전 용량이 추가되면 위상 노드의 슬루 레이트가 낮아지고 본체 다이오드 역방향 복구로 인한 슛 스루 전류가 제한됩니다.

각 부트스트랩 핀과 관련 부트스트랩 다이오드 콘덴서 접합부 사이에 10Ω~25Ω의 저항을 삽입하여 HIGH 측 MOSFET의 속도를 줄일 수도 있습니다. 그런 다음 게이트 드라이브와 MOSFET 게이트 사이에 또 다른 25Ω~50Ω의 저항을 추가합니다. 이에 따라 25Ω + 직렬 게이트 저항인 HIGH 측 턴온 저항이 발생합니다. HIGH 측 턴오프 저항은 직렬 게이트 저항으로만 구성되며 종료 시간이 더 빠릅니다. 부트스트랩 핀 저항기의 전압 강하로 인해 외부 MOSFET 저전압 결함이 발생하지 않도록 주의해야 합니다.

시스템 모터 전원 공급 전압 클램프를 사용하지 않을 경우, 33V 또는 36V 트랜스조브를 각 부트스트랩 핀(VBx)에서 접지로 연결할 수 있습니다. 이렇게 하면 부트스트랩 전압이 핀에 허용되는 절대 최대 전압을 초과하지 않습니다. 이전 단락에서 언급한 부트스트랩 핀과 부트스트랩 다이오드/콘덴서 접합부 사이에 연결된 저항기는 트랜스조브 전류를 제한하고 트랜스조브 패키지 크기를 줄이기 위해 사용될 수도 있습니다.

### 5.2.3 부동 게이트 억제

게이트 구동 핀은 공급 전압이 손실되거나 과전압 상황에서 드라이버를 종료할 때 부동 상태일 수 있습니다. 과전압 상태가 존재할 경우 드라이버 HIGH 측 및 LOW 측 출력은 3상태에 해당합니다. 게이트 드라이버에 연결된 각 외부 MOSFET에는 3상태로 인해 누적될 수 있는 전하를 배출하기 위한 게이트-소스 저항이 필요합니다. 이 방법으로 MOSFET의 부주의한 켜짐을 방지할 수 있습니다.

그림 5-3은 과전압 트랜스조브(또는 동등한 회로), 게이트 저항기, 부트스트랩 저항기 및 게이트-소스 저항기의 위치를 보여줍니다.

### 5.2.4 MOSFET 본체 다이오드 역방향 복구 스너버

모터 전류가 외부 MOSFET 본체 다이오드를 통해 흐르고 위상 쌍의 MOSFET이 켜지면 본체 다이오드 역방향 복구는 이 복구 시간이 완료될 때까지 일시적인 단락을 생성합니다. 본체 다이오드 역방향 복구가 완료되면 전류 경로가 열려 위상 노드 전압이 접지 또는 DD 레벨을 향해 빠르게 회전합니다. 고속 슬루 레이트로 인해 MOSFET에서 게이트-소스 전압이 반전되어 MOSFET이 종료될 수 있습니다.

또한 너무 빠르게 종료되면 고속 슬루 레이트는 위상 노드와 감지 저항에서 링잉을 발생시킬 수 있습니다.

LOW 측 종료에 대한 첫 번째 해결책은 MOSFET 게이트-소스 종료 속도를 낮추는 것입니다. 이로 인해 게이트 전압이 떨어지고 LOW 측 MOSFET이 서서히 종료됨에 따라 LOW 측 MOSFET의  $R_{DS(on)}$ 이 점차 증가합니다. 저속 종료를 통해 LOW 측 MOSFET  $R_{DS(on)}$ 을 통과하는 모터 전류에 의해 생성되는 위상 전압이 양극 모터 공급 레벨을 향해 천천히 상승시킵니다.

HIGH 측 MOSFET이 방금 종료되고 전류가 HIGH 측에서 모터로 흐를 때 LOW 측 MOSFET을 켜는 경우에도 동일한 시나리오가 적용됩니다.

# MCP8021/2

모터 전류가 HIGH 측 MOSFET 본체 다이오드를 통해 양극 소스로 흐르는 동안 LOW 측 MOSFET이 켜질 때 MOSFET 본체 다이오드 역방향 복구 상태가 발생합니다. 다이오드 역방향 복구 시간은 HIGH 측 다이오드가 역방향 바이어스를 받고 역방향 복구 시간이 경과할 때까지 양극 공급과 LOW 측 MOSFET 드레인 사이에 단락이 존재할 수 있도록 합니다. 위의 첫 번째 해결책은 MOSFET의 전환 속도를 감소시키기 위해 사용되어야 합니다. 그런 다음 각 MOSFET에 스너버를 추가하여 위상 노드 슬루 레이트를 미세 조정하고 추가 과도 현상을 제거합니다. 드레인-소스 스너버를 추가하면 위상 노드의 슬루 레이트가 느려지고 위상 노드 전압의 편차를 더 제어할 수 있습니다. 스너버는 MOSFET의 드레인과 소스 사이에 직렬로 연결된 저항과 콘덴서로 구성됩니다. 이 저항기를 선택하면 최대 모터 전류가 본체 다이오드를 통해 흐를 때 초기 스너버 전압을 몇 볼트 미만으로 유지할 수 있습니다. 그런 다음 콘덴서를 선택하여 MOSFET 본체 다이오드 역방향 복구 시간보다 긴 RC 시간 상수를 제공합니다. 일반적으로 0.1Ω 저항과 함께 10ns의 RC를 제공하는 0.1μF 콘덴서를 사용합니다.

콘덴서에 의한 전원 손실은 Equation 5-1을 적용하여 계산할 수 있습니다.

## EQUATION 5-1: 스너버 콘덴서 전원 손실

$$P_{DISS} = 2 \times \pi \times f \times C \times V^2 \times \text{손실 계수}$$

단:

$f$  = PWM 주파수

$C$  = 정전용량

$V$  = 모터 전압

$$\text{손실 계수} = 2 \times \pi \times f \times C \times \text{ESR} = \text{ESR}/X_C$$

손실된 전력을 처리하기 위해 콘덴서 및 저항기 폼 팩터가 선택됩니다.

## 5.2.5 모터 전류 감지 회로

브리지 접지 복귀와 직렬로 연결된 감지 저항은 피드백을 위한 전류 신호를 제공합니다. 높은 di/dt에서 발생하는 링잉을 최소화하기 위해 이 저항은 비유도성이어야 합니다. 전원 회로의 인덕턴스는 전환 시간이 증가할 뿐만 아니라 추가 전압 응력 및 링잉의 형태로 잠재적인 문제를 나타내게 됩니다. 이를 없애는 것은 어렵지만 세심한 배치와 우회를 통해 이러한 효과를 최소화할 수 있습니다. 출력 단계는 모든 펄스 전류를 전달하는 넓고 짧은 트레이스를 포함하여 히트 싱크가 허용하는 만큼 소형으로 설계해야 합니다. 각 하프 브리지는 낮은 ESR/ESL 콘덴서를 사용하여 별도로 바이패스하여 회로의 나머지 부분과 분리합니다. 일부 레이아웃에서는 입력 필터 콘덴서를 세 가지 더 작은 값으로 분할하고 하프 브리지 바이패스 콘덴서로 두 배의 듀티를 지원할 수 있습니다.

## 5.2.6 AUTO-BAUD 코드 예시

Example 5-1은 Auto-Baud 기능을 사용하는 dsPIC® DSC 코드 예시입니다.

**EXAMPLE 5-1: dsPIC® DSC AUTO-BAUD 예**

```
// #define FCY 7000000UL
#define TypBaudrate 9600uL
#define U1BRG_BAUDRATE (FCY/(16 * TypBaudrate)) - 1
#define U1BRG_BAUD_MIN (((FCY/(16 * TypBaudrate)) - 1)*1.07f) //plus 7%
#define U1BRG_BAUD_MAX (((FCY/(16 * TypBaudrate)) - 1)*0.93f) //minus 7%
#define U1BRG_BREAK (FCY/(16 * 7880uL)) - 1 //7880 baud-rate is midpoint of
//required break window for MCP8021

void UART1_Init(void){ //UART configuration - setup PPS connections
    U1MODEbits.UARTEN = 1; // enable UART //and UART module enable here
}

void UART1_AutoBaud(void){
    U1MODEbits.ABAUD = 0;
    int lastBRG = U1BRG; //save last known good BRG value - on POR BRG value
    //will be 0x0

    U1STAbits.UTXEN = 1; //Transmit enabled, UxTX pin controlled by UARTx
    while(U1STAbits.UTXBF); //Wait for transmit buffer to empty
    while(!U1STAbits.TRMT); //wait for last byte to finish transmitting
    U1BRG = U1BRG_BREAK; //7880baud representing 1.65ms dominant
    //with 13bit BREAK

    U1STAbits.UTXBRK = 1; //Send BREAK command
    U1TXREG = 0x00; //Dummy write to start BREAK command
    while (U1STAbits.UTXBRK); //wait for completion of BREAK sequence
    while (!U1STAbits.TRMT); //wait for last break bit to transmit
    U1STAbits.UTXEN = 0; //disable TX while waiting on 0x55 from MCP8021
    U1MODEbits.ABAUD = 1; //start the ABAUD counter upon receipt of
    //next byte (0x55)

    while(U1MODEbits.ABAUD); //application should handle timeout if auto-baud
    //does not complete and attempt auto-baud routine again
    //verify new baud clock is within limits of MCP8021 min and
    //max baud-rate

    if ((U1BRG > U1BRG_BAUD_MAX) && (U1BRG < U1BRG_BAUD_MIN)){ //success, use new baud-rate
    //generator value
    }
    else{
        U1BRG = lastBRG; //auto-baud out of range, reload last known good BRG value
    //and attempt auto-baud routine again
    }
}
}
```

# MCP8021/2

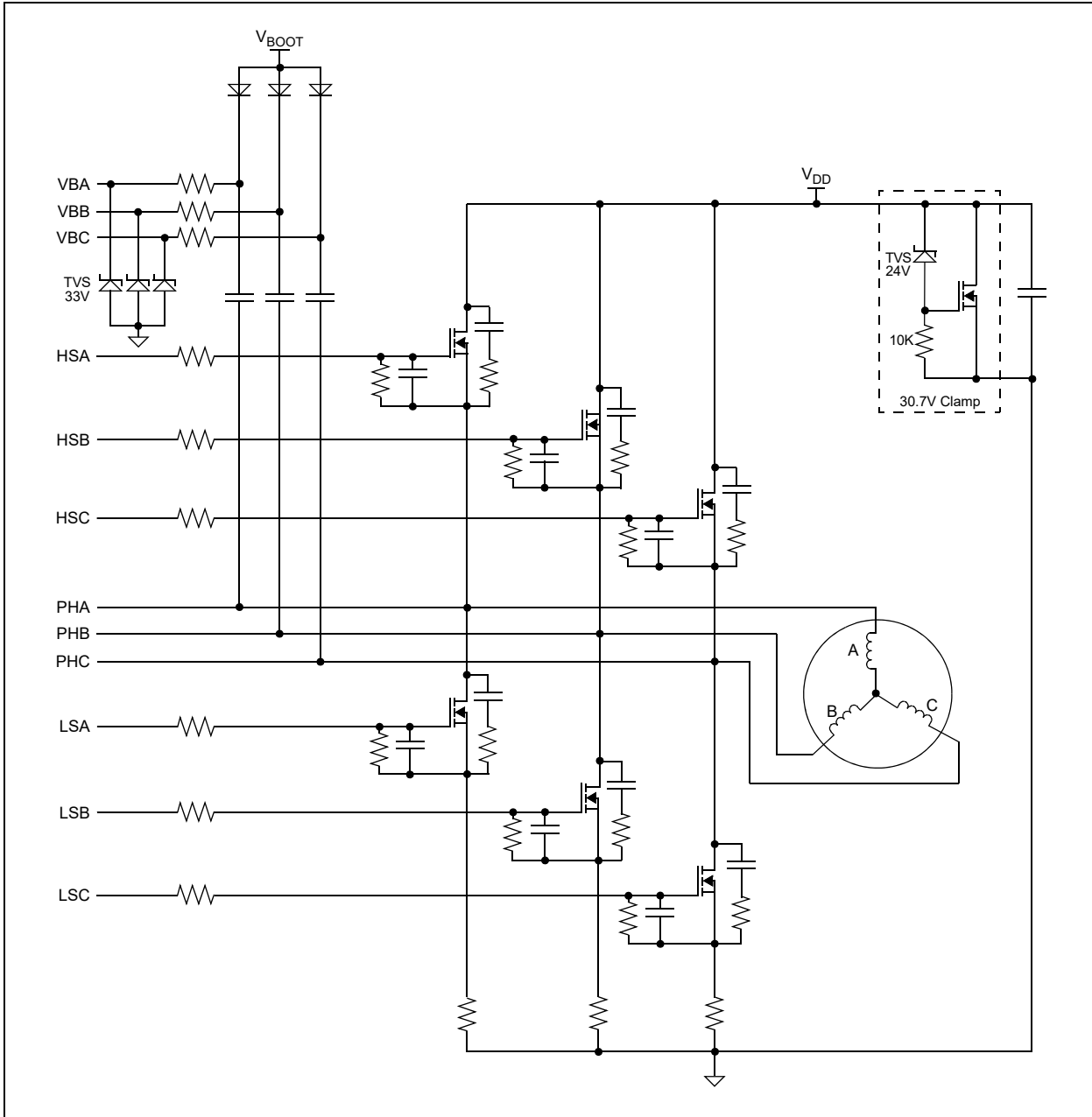


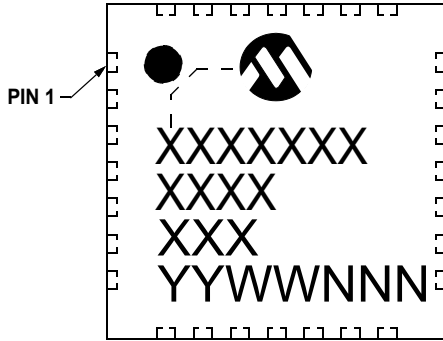
그림 5-3: 과전압 보호

## 6.0 패키지 정보

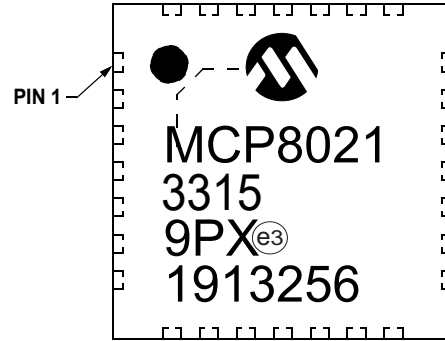
### 6.1 패키지 표시 정보

#### MCP8021

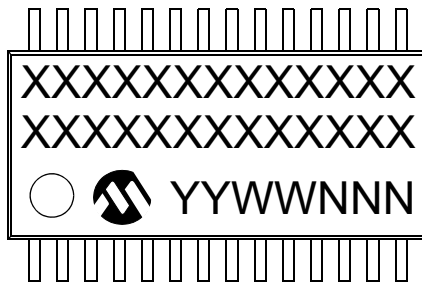
28리드 VQFN(5x5mm)



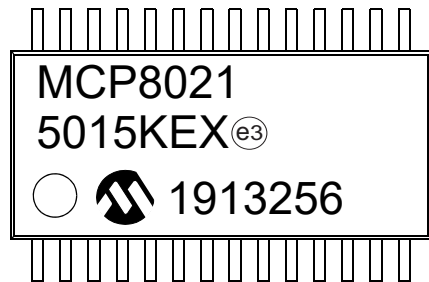
예



28리드 TSSOP(4.4mm)



예



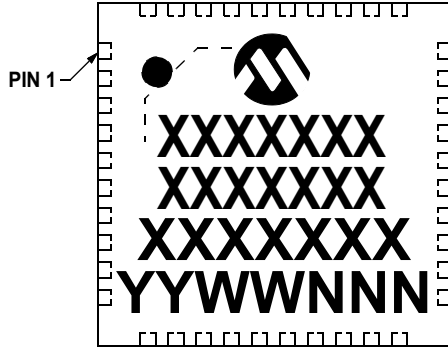
범례: XX...X	고객별 정보
Y	연도 코드(해당 연도의 마지막 숫자)
YY	연도 코드(해당 연도의 마지막 두 자리 숫자)
WW	주 코드(1월 첫째 주의 경우 '01' 주)
NNN	영숫자 추적용 코드
(e3)	무광택 주석(Sn) 사용을 나타내는 Pb-free JEDEC® 마크
*	이 패키지는 Pb-free입니다. Pb-free JEDEC 마크(e3)는 이 패키지의 포장 겉면에 있습니다.

**참고:** 전체 Microchip 부품 번호를 한 라인 안에 모두 표기할 수 없는 경우 다음 라인으로 넘어가게 되며, 이 경우 고객별 정보에 사용 가능한 문자 수가 제한될 수 있습니다.

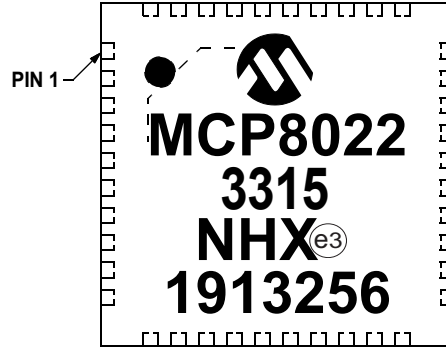
# MCP8021/2

## MCP8022

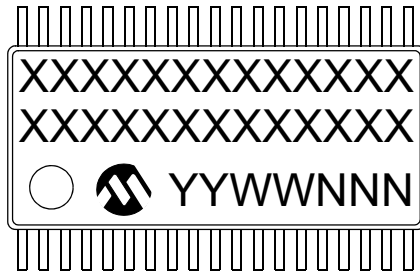
40리드 VQFN(5x5mm)



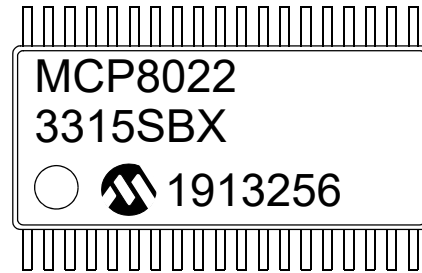
예



38리드 TSSOP(4.4mm)



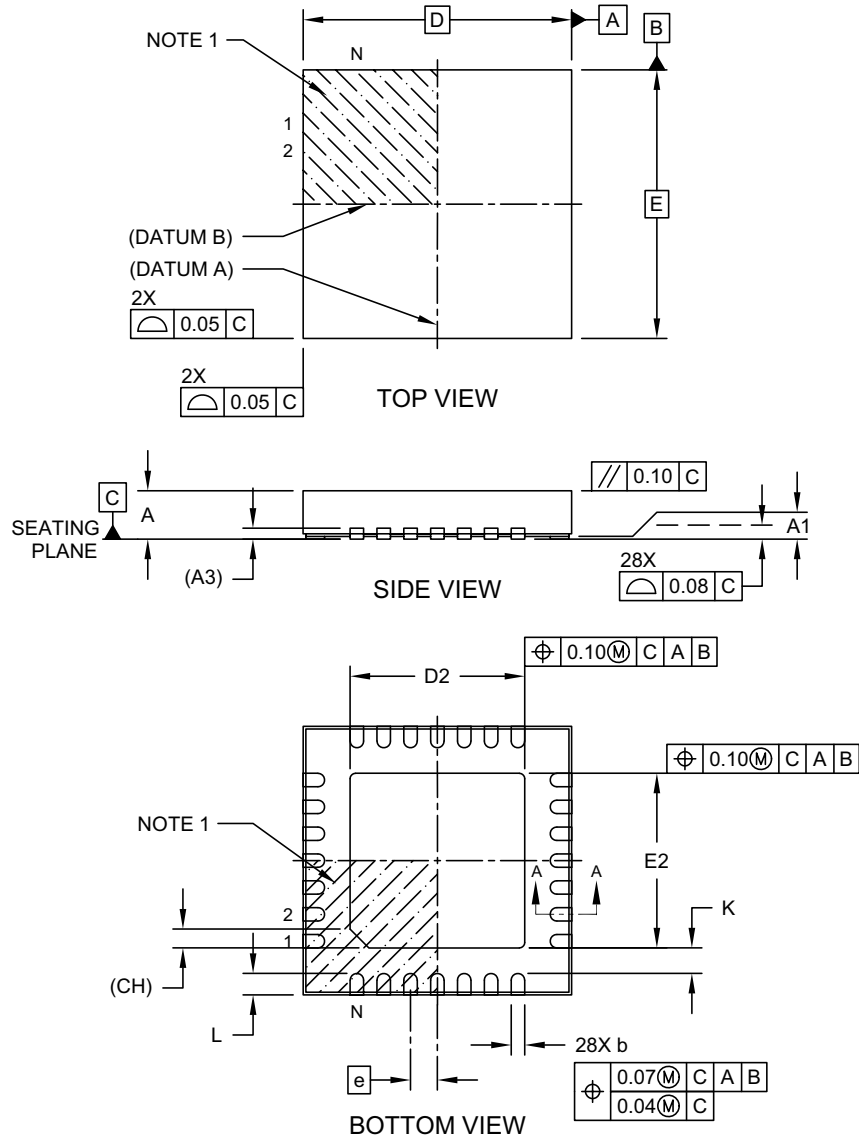
예





## 28-Lead Very Thin Plastic Quad Flat, No Lead Package (9PX) - 5x5 mm Body [VQFN] With Stepped Wettable Flanks, 3.25x3.25mm Exposed Pad

**참고:** 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



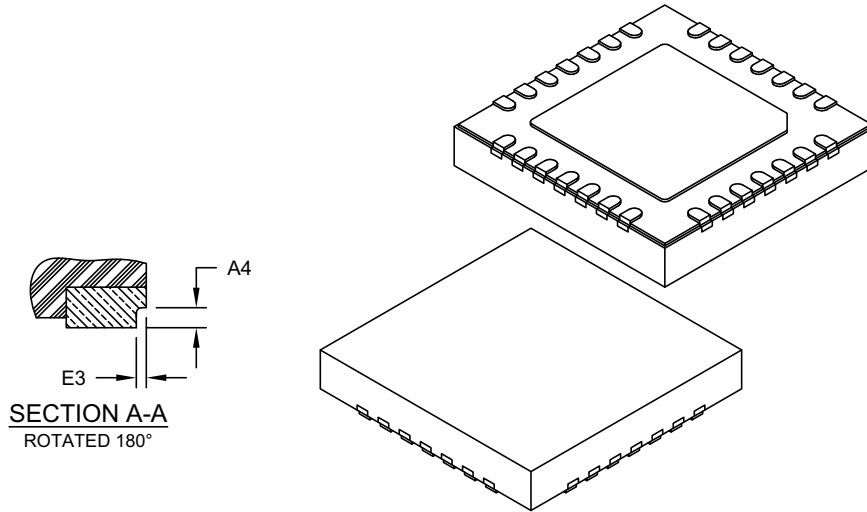
Microchip Technology Drawing C04-426 Rev D Sheet 1 of 2

© 2023 Microchip Technology Inc.

# MCP8021/2

## 28-Lead Very Thin Plastic Quad Flat, No Lead Package (9PX) - 5x5 mm Body [VQFN] With Stepped Wettable Flanks, 3.25x3.25mm Exposed Pad

**참고:** 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Terminals	N	28		
Pitch	e	0.50 BSC		
Overall Height	A	0.80	0.85	0.90
Standoff	A1	0.00	0.02	0.05
Terminal Thickness	A3	0.203 REF		
Overall Length	D	5.00 BSC		
Exposed Pad Length	D2	3.15	3.25	3.35
Overall Width	E	5.00 BSC		
Exposed Pad Width	E2	3.15	3.25	3.35
Terminal Width	b	0.20	0.25	0.30
Terminal Length	L	0.35	0.40	0.45
Terminal-to-Exposed-Pad	K	0.20	-	-
Wettable Flank Height	A4	0.10	-	0.19
Wettable Flank Width	E3	-	-	0.085
Exposed Pad Chamfer	CH	0.35 REF		

참고:

- 핀1 시각적 인덱스 특성은 다양하지만 해치 영역 내에 위치해야 합니다.
- 패키지는 싱글레이트되어 있음
- 치수 및 공차는 ASME Y14.5M 참조

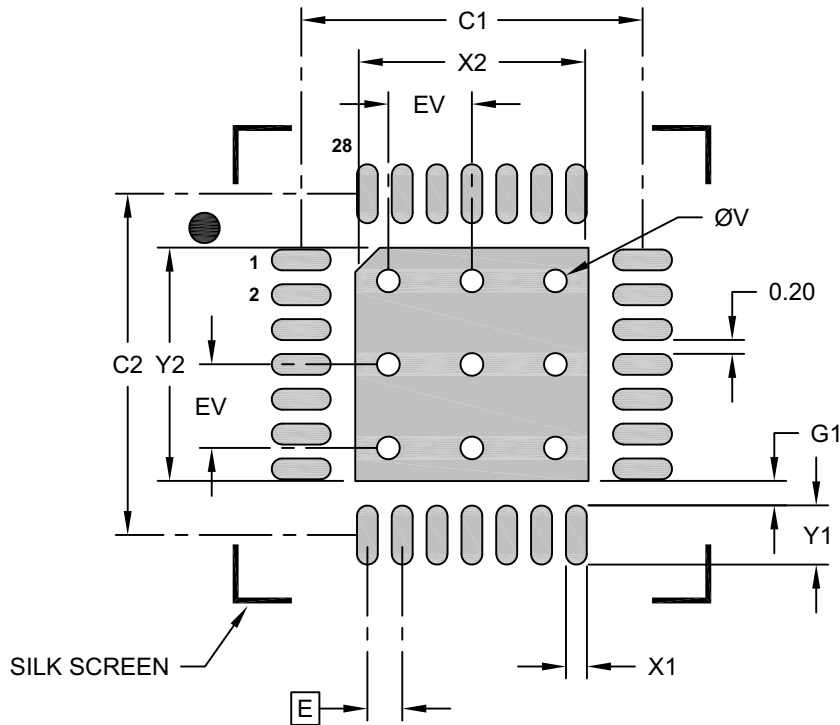
BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.

REF: 참고 치수의 약자로서 일반적으로 공차가 없으며 정보 목적으로만 사용됩니다.

Microchip Technology Drawing C04-426 Rev D Sheet 2 of 2

## 28-Lead Very Thin Plastic Quad Flat, No Lead Package (9PX) - 5x5 mm Body [VQFN] With Stepped Wettable Flanks, 3.25x3.25mm Exposed Pad

참고: 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

		Units		MILLIMETERS		
		Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC				
Optional Center Pad Width	X2					3.35
Optional Center Pad Length	Y2					3.35
Contact Pad Spacing	C1			4.90		
Contact Pad Spacing	C2			4.90		
Contact Pad Width (X28)	X1					0.30
Contact Pad Length (X28)	Y1					0.85
Contact Pad to Center Pad (X28)	G1	0.35				
Contact Pad to Contact Pad (X24)	G2	0.20				
Thermal Via Diameter	V			0.33		
Thermal Via Pitch	EV			1.20		

참고:

1. 치수 및 공차는 ASME Y14.5M 참조

BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.

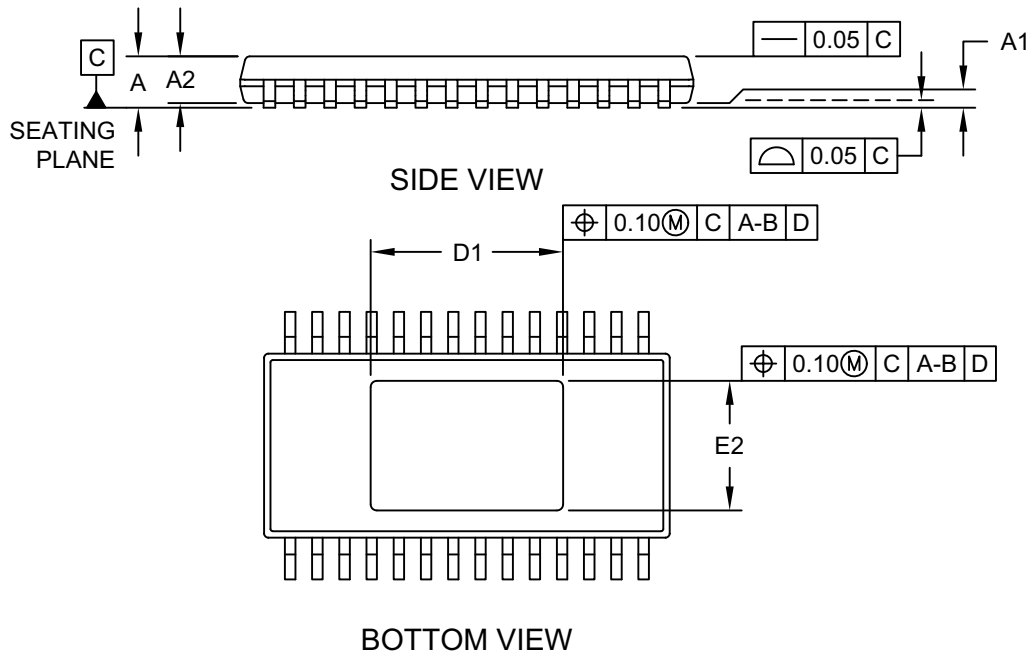
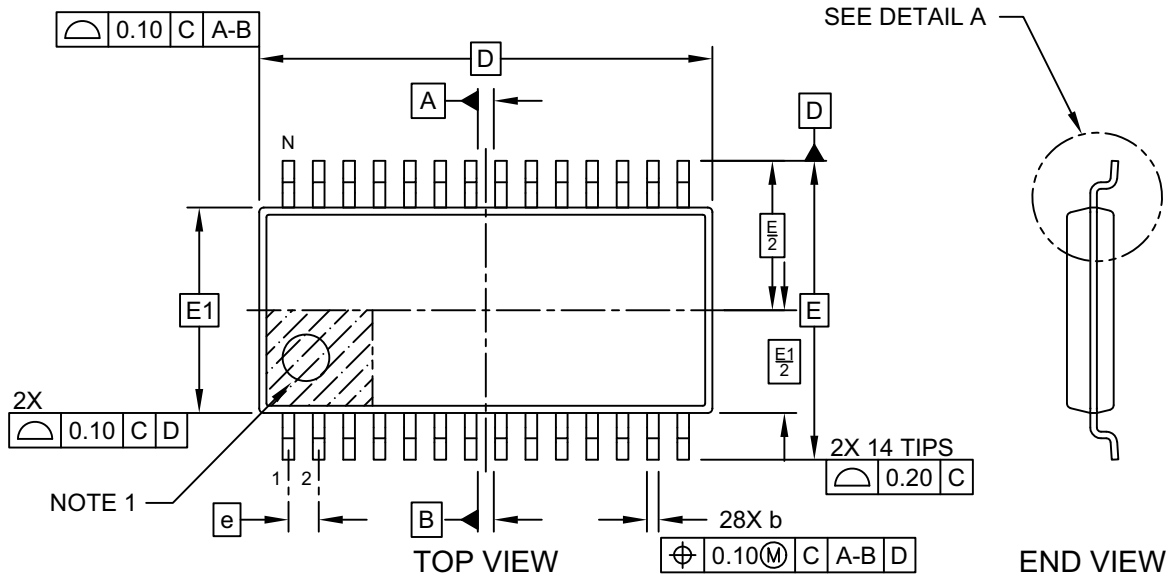
2. 최상의 납땜 결과를 얻으려면 리플로우 공정 중 땀납 손실을 방지하기 위해 열 바이어스(사용 시)를 채우거나 텐트화 처리해야 합니다.

Microchip Technology Drawing C04-2426 Rev D

# MCP8021/2

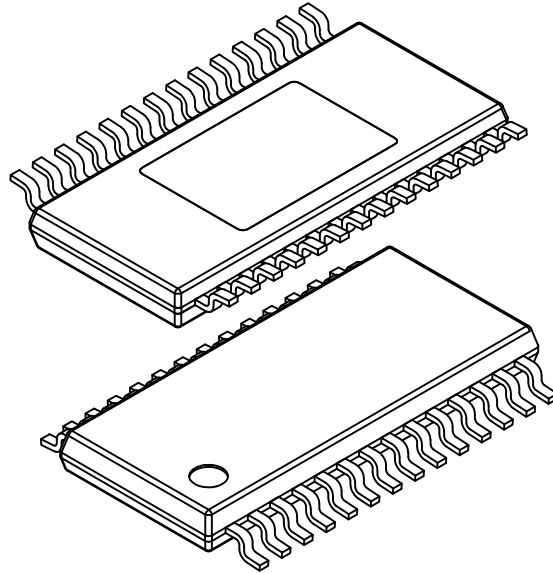
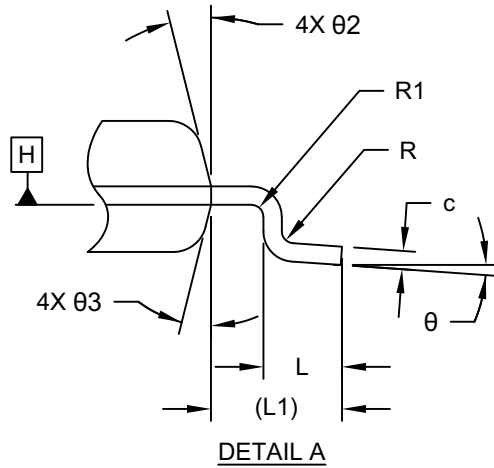
## 28-Lead Shrink Small Outline Package (KEX) - 4.4 mm (.300 In.) Body [TSSOP] With 3.1x4.6 mm Exposed Pad

**참고:** 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



## 28-Lead Shrink Small Outline Package (KEX) - 4.4 mm (.300 In.) Body [TSSOP] With 3.1x4.6 mm Exposed Pad

**참고:** 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Terminals	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	-	-	1.10
Standoff	A1	0.05	-	0.15
Molded Package Thickness	A2	0.85	0.90	0.95
Overall Length	D	9.70 BSC		
Overall Width	E	6.40 BSC		
Molded Package Width	E1	4.40 BSC		
Exposed Pad Length	D1	4.50	4.60	4.70
Exposed Pad Width	E2	3.00	3.10	3.20
Terminal Width	b	0.19	-	0.30
Terminal Thickness	c	0.09	-	0.20
Terminal Length	L	0.50	0.60	0.70
Footprint	L1	1.00 REF		
Lead Bend Radius	R1	0.09	-	-
Lead Bend Radius	R2	0.09	-	-
Foot Angle	θ	0°	-	8°
Mold Draft Angle	θ2	-	14°	-
Mold Draft Angle	θ3	-	14°	-

참고:

1. 핀 1 시각적 인덱스 특성은 다양하지만 해치 영역 내에 위치해야 합니다.

2. 치수 및 공차는 ASME Y14.5M 참조

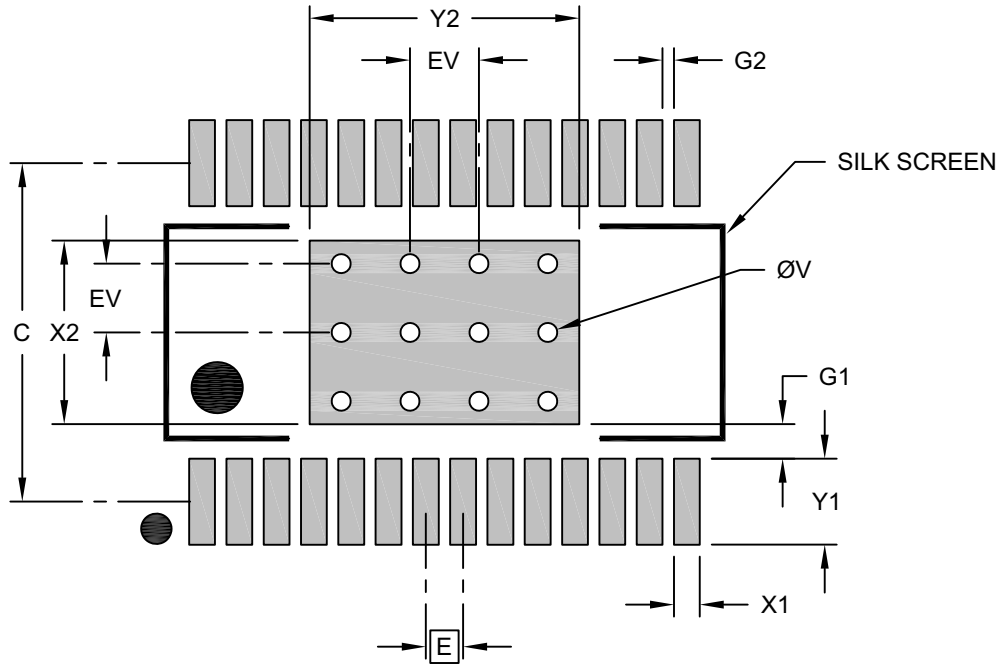
BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.

REF: 참고 치수의 약자로서 일반적으로 공차가 없으며 정보 목적으로만 사용됩니다.

# MCP8021/2

## 28-Lead Shrink Small Outline Package (KEX) - 4.4 mm (.300 In.) Body [TSSOP] With 3.1x4.6 mm Exposed Pad

참고: 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



### RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Optional Center Pad Width	X2			3.20
Optional Center Pad Length	Y2			4.70
Contact Pad Spacing	C		5.90	
Contact Pad Width (X28)	X1			0.45
Contact Pad Length (X28)	Y1			1.50
Contact Pad to Center Pad (X28)	G1	0.60		
Contact Pad to Contact Pad (X26)	G2	0.20		
Thermal Via Diameter	V		0.33	
Thermal Via Pitch	EV		1.20	

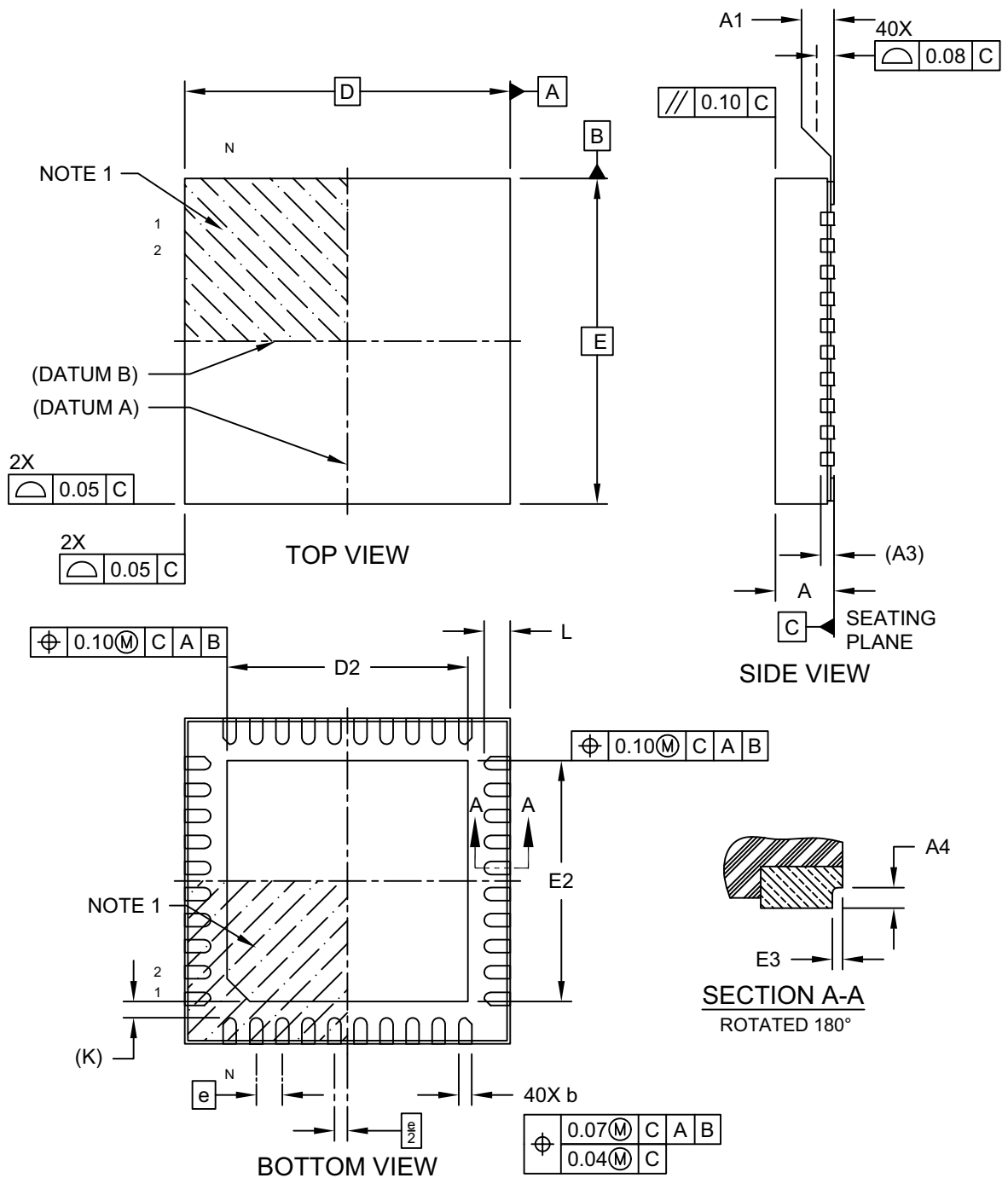
참고:

- 치수 및 공차는 ASME Y14.5M 참조  
BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.
- 최상의 납땜 결과를 얻으려면 리플로우 공정 중 땀납 손실을 방지하기 위해 열 바이어스(사용 시)를 채우거나 텐트화 처리해야 합니다.

Microchip Technology Drawing C04-2521 Rev A

## 40-Lead Very Thin Plastic Quad Flat, No Lead Package (NHX) - 5x5x0.9 mm Body [VQFN] With 3.7x3.7 mm Exposed Pad and Wettable Flanks

참고: 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>

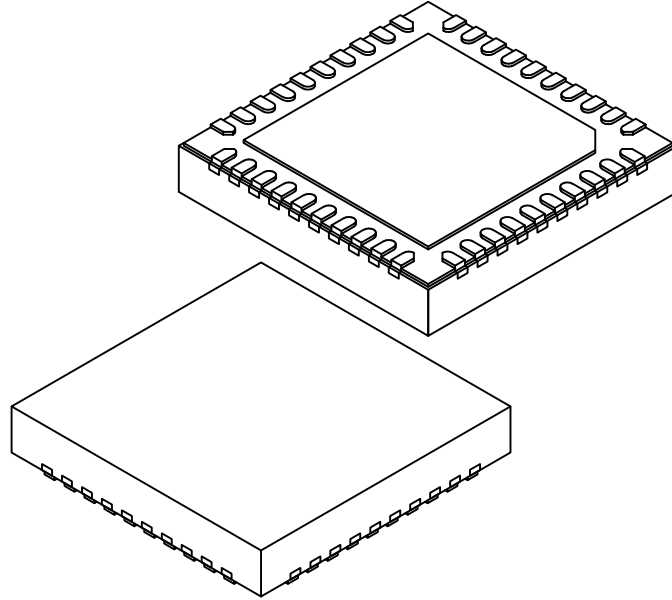


Microchip Technology Drawing C04-425 Rev D Sheet 1 of 2

# MCP8021/2

## 40-Lead Very Thin Plastic Quad Flat, No Lead Package (NHX) - 5x5x0.9 mm Body [VQFN] With 3.7x3.7 mm Exposed Pad and Wettable Flanks

**참고:** 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Terminals	N	40		
Pitch	e	0.40 BSC		
Overall Height	A	0.80	0.85	0.90
Standoff	A1	0.00	0.02	0.05
Terminal Thickness	A3	0.203 REF		
Overall Length	D	5.00 BSC		
Exposed Pad Length	D2	3.60	3.70	3.80
Overall Width	E	5.00 BSC		
Exposed Pad Width	E2	3.60	3.70	3.80
Terminal Width	b	0.15	0.20	0.25
Terminal Length	L	0.30	0.40	0.50
Wettable Flank Height	A4	0.10	–	0.19
Wettable Flank Width	E3	–	–	0.085
Terminal-to-Exposed-Pad	K	0.25 REF		

참고:

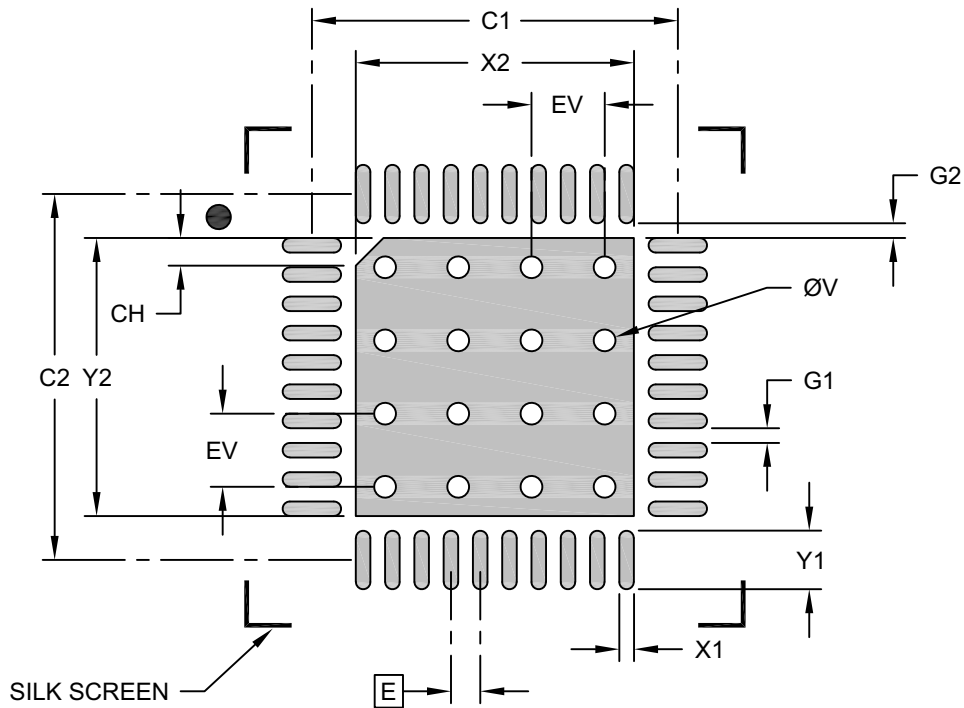
- 핀1 시각적 인덱스 특성은 다양하지만 해치 영역 내에 위치해야 합니다.
- 패키지는 싱글레이트되어 있음
- 치수 및 공차는 ASME Y14.5M 참조  
BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.  
REF: 참고 치수의 약자로서 일반적으로 공차가 없으며 정보 목적으로만 사용됩니다.

Microchip Technology Drawing C04-425 Rev D Sheet 2 of 2



## 40-Lead Very Thin Plastic Quad Flat, No Lead Package (NHX) - 5x5x0.9 mm Body [VQFN] With 3.7x3.7 mm Exposed Pad and Wettable Flanks

참고: 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.40 BSC		
Optional Center Pad Width	X2			3.80
Optional Center Pad Length	Y2			3.80
Chamfer	CH		0.38	
Contact Pad Spacing	C1		5.00	
Contact Pad Spacing	C2		5.00	
Contact Pad Width (X40)	X1			0.20
Contact Pad Length (X40)	Y1			0.80
Contact Pad to Pad (X36)	G1	0.20		
Contact Pad to Center Pad (X40)	G2	0.20		
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

참고:

1. 치수 및 공차는 ASME Y14.5M 참조

BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.

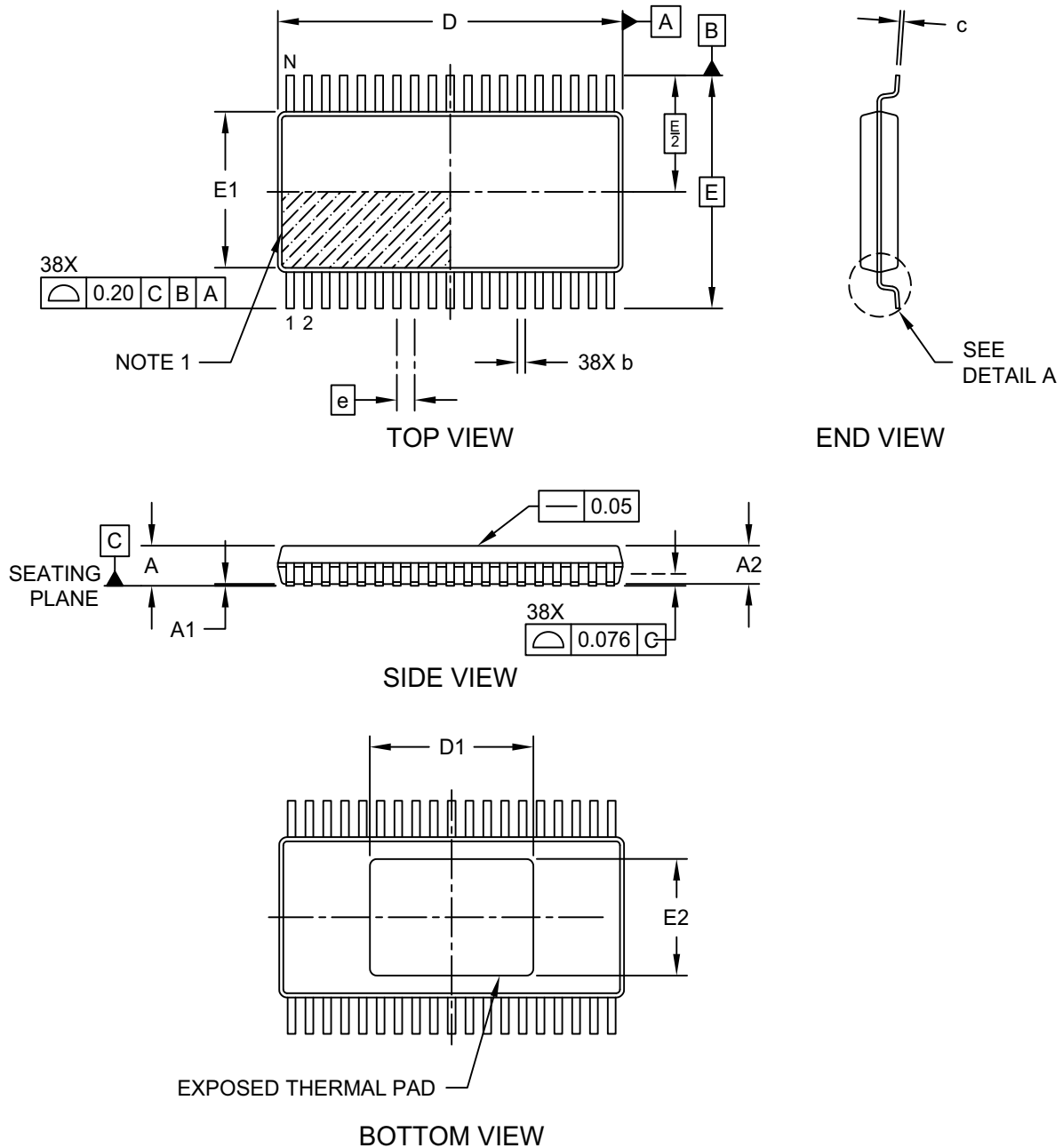
2. 최상의 납땜 결과를 얻으려면 리플로우 공정 중 땀납 손실을 방지하기 위해 열 바이어스(사용 시)를 채우거나 텐트화 처리해야 합니다.

Microchip Technology Drawing C04-2425 Rev D

# MCP8021/2

## 38-Lead Thin Shrink Small Outline Package (SBX) - 4.4 mm Body [TSSOP] With 4.6x 3.2 mm Exposed Pad

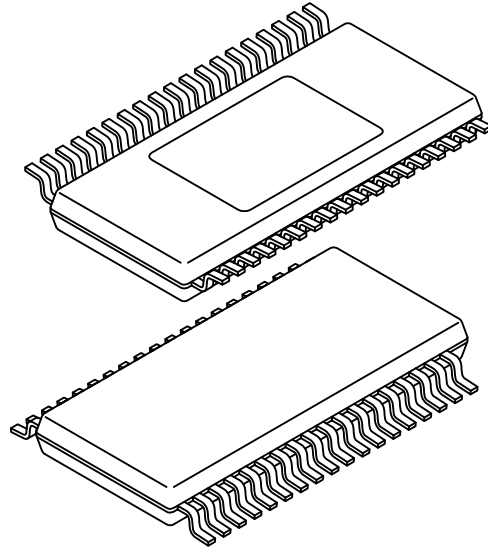
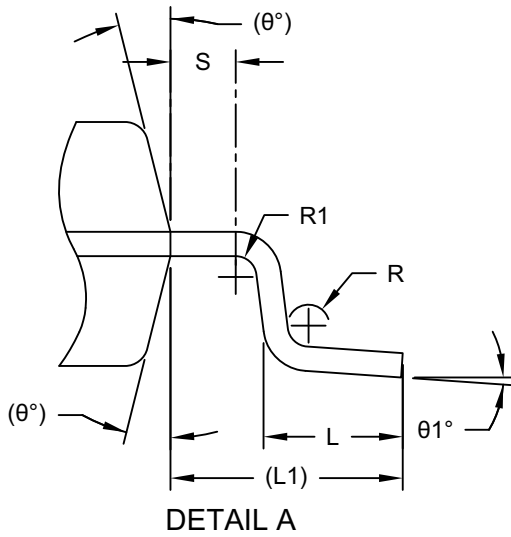
참고: 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



Microchip Technology Drawing C04-424A Sheet 1 of 2

## 38-Lead Thin Shrink Small Outline Package (SBX) - 4.4 mm Body [TSSOP] With 4.6x 3.2 mm Exposed Pad

**참고:** 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N	38		
Pitch	e	0.50 BSC		
Overall Height	A	-	-	1.10
Standoff	A1	0.05	-	0.15
Terminal Thickness	A2	0.85	0.90	0.95
Overall Length	D	9.60	9.70	9.80
Exposed Pad Length	D1	4.50	4.60	4.70
Overall Width	E	6.40 BSC		
Molded Package Width	E1	4.30	4.40	4.60
Exposed Pad Width	E2	3.10	3.20	3.30
Terminal Width	b	0.17	-	0.27
Terminal Width	c	0.09	-	0.20
Terminal Length	L	0.50	0.60	0.70
Terminal Length	L1	1.00 REF		
Lead Shoulder	S	0.20	-	-
Terminal Foot Angle	$\theta_1$	0°	-	8°
Mold Draft Angle	$\theta$	14° REF		

참고:

- 핀1 시각적 인덱스 특성은 다양하지만 헤치 영역 내에 위치해야 합니다.
- 치수 및 공차는 ASME Y14.5M 참조.

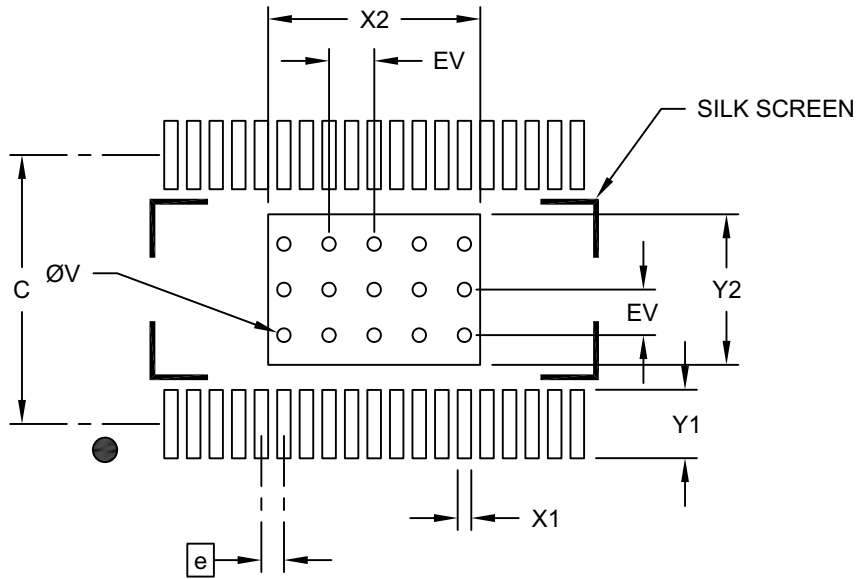
BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.

REF: 참고 치수의 약자로서 일반적으로 공차가 없으며 정보 목적으로만 사용됩니다.

# MCP8021/2

## 38-Lead Thin Shrink Small Outline Package (SBX) - 4.4 mm Body [TSSOP] With 4.6x 3.2 mm Exposed Pad

참고: 최신 패키지 그림은 다음 위치의 Microchip Packaging Specification을 참조하십시오.  
<http://www.microchip.com/packaging>



### RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC		
Center Pad Width	X2			4.70
Center Pad Length	Y2			3.30
Contact Pad Spacing	C		5.90	
Contact Pad Width (X38)	X1			0.30
Contact Pad Length (X38)	Y1			1.50
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

참고:

1. 치수 및 공차는 ASME Y14.5M 참조

BSC: 기준 치수입니다. 공차를 제외하고 이론적으로 정확한 값으로 표시되었습니다.

2. 최상의 납땜 결과를 얻으려면 리플로우 공정 중 땀납 손실을 방지하기 위해 열 바이어스(사용 시)를 채우거나 텐트화 처리해야 합니다.

Microchip Technology Drawing C04-2424A

## APPENDIX A: 개정 내역

### 개정 C(2023년 2월)

- **Applications** 섹션 변경
- **제품 식별 시스템** 섹션 변경
- **패키지 정보** 업데이트

### 개정 B(2022년 4월)

- **기능** 섹션 변경
- **설명** 섹션 변경
- **패키지 유형 - MCP8022** 그림 변경
- **기능 블록 다이어그램** 변경
- **회로의 일반적인 사용 예** 그림 변경
- **섹션 1.0 “전기적 특성”** 변경
- **AC/DC 특성** 표 변경
- **그림 2-3**의 그래프 교체
- **표 3-1: MCP8021** 핀 기능 변경
- **표 3-2: MCP8022** 핀 기능 변경
- **섹션 3.2 “LOW 측 PWM 입력 (PWMAL, PWMBL, PWMCL)”** 변경
- **섹션 3.3 “HIGH 측 PWM 입력 (PWMAH, PWMBH, PWMCH)”** 변경
- **섹션 3.4 “출력 활성화 입력(OE)”** 변경
- **섹션 3.9 “Wake 입력(WAKE)”** 변경
- **그림 4-1** 교체

### 개정 A(2020년 7월)

- 본 문서의 최초 릴리스입니다.

# MCP8021/2

---

NOTES:

## 제품 식별 시스템

주문 또는 제품 가격 및 배송과 같은 자세한 정보를 원하는 경우 공장 또는 기재된 영업소로 문의하십시오.

부품 번호	[X] <sup>(1)</sup>	-XXXX	X	/XXX	XXX	예:
디바이스	테이프 및 릴 옵션	출력 전압	온도 범위	패키지	인증	
<p><b>디바이스:</b></p> <p>MCP8021 = 3상 BLDC 모터 게이트 드라이버(VQFN-28, TSSOP-28)</p> <p>MCP8021T = 3상 BLDC 모터 게이트 드라이버, 테이프 및 릴(VQFN-28, TSSOP-28)</p> <p>MCP8022 = 3상 BLDC 모터 게이트 드라이버(VQFN-40, TSSOP-38)</p> <p>MCP8022T = 3상 BLDC 모터 게이트 드라이버, 테이프 및 릴(VQFN-40, TSSOP-38)</p> <p><b>테이프 및 릴:</b></p> <p>T = 테이프 및 릴<sup>(1)</sup></p> <p>공백 = 표준 패키징(튜브)</p> <p><b>출력 전압 옵션:</b></p> <p>3315 = 3.3V</p> <p>5015 = 5.0V</p> <p><b>온도 범위:</b></p> <p>H = -40°C to +150°C (고온)</p> <p><b>패키지:</b></p> <p>9PX = 28리드 VQFN</p> <p>KEX = 28리드 TSSOP</p> <p>NHX = 40리드 VQFN</p> <p>SBX = 38리드 TSSOP</p> <p><b>인증:</b></p> <p>VAO = AEC-Q100 인증</p>						<p>a) MCP8021T-5015H/9PXVAO: 테이프 및 릴, 5.0V 출력 전압, 고온, 28리드 5x5 VQFN 패키지, AEC-Q100 인증</p> <p>b) MCP8022T-5015H/NHXVAO: 테이프 및 릴, 5.0V 출력 전압, 고온, 40리드 5x5 VQFN 패키지, AEC-Q100 인증</p> <p>c) MCP8021T-3315H/9PXVAO: 테이프 및 릴, 3.3V 출력 전압, 고온, 28리드 5x5 VQFN 패키지, AEC-Q100 인증</p> <p>d) MCP8022T-3315H/NHXVAO: 테이프 및 릴, 3.3V 출력 전압, 고온, 40리드 5x5 VQFN 패키지, AEC-Q100 인증</p> <p>e) MCP8021T-3315H/KEXVAO: 테이프 및 릴, 3.3V 출력 전압, 고온, 28리드 4x4 TSSOP 패키지, AEC-Q100 인증</p> <p>f) MCP8022T-3315H/SBXVAO: 테이프 및 릴, 3.3V 출력 전압, 고온, 38리드 4x4 TSSOP 패키지, AEC-Q100 인증</p> <p>g) MCP8021-3315H/KEXVAO: 표준 패키지(튜브), 3.3V 출력 전압, 고온, 28리드 4x4 TSSOP 패키지, AEC-Q100 인증</p> <p>h) MCP8022-5015H/NHXVAO: 표준 패키지(튜브), 5.0V 출력 전압, 고온, 40리드 5x5 VQFN 패키지, AEC-Q100 인증</p> <p><b>Note 1:</b> 테이프 및 릴 식별자는 카탈로그 부품 번호 설명에만 표시됩니다. 이 식별자는 주문용으로 사용되며 디바이스 패키지에 인쇄되지 않습니다. 테이프 및 릴 옵션이 있는 패키지 사용 가능 여부는 Microchip 영업소에 문의하십시오.</p>

# MCP8021/2

---

---

NOTES:



---

---

**Microchip 제품 코드 보호 기능에 대한 자세한 내용은 다음과 같습니다.**

- Microchip 제품은 특정 Microchip 데이터 사이트에 포함된 사양을 충족합니다 .
- Microchip 은 자사 제품군을 의도한 방식으로 작동 사양에 따라 정상 조건에서 사용할 경우 안전하다고 간주합니다 .
- Microchip 은 지적 재산권을 소중히 여기며 적극적으로 보호합니다 . Microchip 제품의 코드 보호 기능을 훼손하려는 시도는 엄격히 금지되며 , 디지털 밀레니엄 저작권법을 위반할 수 있습니다 .
- Microchip 또는 다른 어떠한 반도체 제조업체도 자사의 코드 안전성을 보장할 수는 없습니다. 코드 보호는 Microchip이 제품의 “ 침해 불가능성”을 보증한다는 의미가 아닙니다. 코드 보호는 지속적으로 발전하고 있습니다. Microchip은 당사 제품의 코드 보호 기능을 지속적으로 개선하기 위해 노력하고 있습니다.

---

이 발행물과 여기에 있는 정보는 Microchip 제품을 설계, 테스트 및 자신의 애플리케이션과 통합하는 것으로 포함하여, Microchip 제품에만 사용할 수 있습니다. 본 정보를 다른 방식으로 사용하는 것은 이 약관을 위반하는 것입니다. 디바이스 애플리케이션과 관련하여 본 출판물에 포함된 정보는 고객의 편의를 위해 제공된 것이며 업데이트로 대체될 수 있습니다. 애플리케이션이 해당 사양을 충족하는지 확인하는 것은 고객의 책임입니다. 현재의 Microchip 영업소에 문의하여 추가적인 지원에 대해 알아보거나 <https://www.microchip.com/en-us/support/design-help/client-support-services>에서 추가 지원을 받으시길 바랍니다.

본 정보는 Microchip에서 제공한 “원본 그대로” 제공됩니다. Microchip은 조건, 품질 또는 성능과 관련된 특정 목적에 대한 비침해, 상품성 및 적합성을 포함하되 이에 국한되지 않는 정보와 관련하여 명시적, 묵시적, 서면, 구두, 법적 또는 다른 보증이나 진술을 하지 않습니다.

Microchip은 어떤 경우에도 정보 또는 정보 사용과 관련된 모든 종류의 간접적, 특수적, 징벌적, 부수적 또는 결과적 손실, 손상, 경비 또는 비용에 대해 책임을 지지 않습니다. Microchip의 사용 권고가 있었거나 손해에 대한 예측이 가능하더라도 이에 대해 책임지지 않습니다. 법에서 허용하는 범위까지, 정보 또는 정보 사용과 관련된 모든 청구에 대한 Microchip의 총 책임은 고객이 Microchip에 대해 직접 지불한 수수료(있는 경우)를 초과하지 않습니다.

Microchip 디바이스를 생명 유지 및/또는 안전 용도로 사용할 경우 그로 인한 위험 부담은 전적으로 구매자에게 있으며, 구매자는 그러한 사용으로 인해 발생한 모든 손해, 청구, 소송 또는 비용으로부터 Microchip을 옹호, 보호하며 배상을 약속하는 데 동의합니다. 달리 명시하지 않는 한 Microchip 지적 재산권에 따라 어떠한 라이선스도 묵시적 또는 다른 방식으로 제공되지 않습니다.

**상표**

Microchip 이름과 로고, Microchip 로고, Adaptec, AnyRate, AVR, AVR 로고, AVR Freaks, BesTime, BitCloud, CryptoMemory, CryptoRF, dsPIC, flexPWR, HELDO, IGLoo, JukeBlox, KeeLoq, Klear, LANCheck, LinkMD, maXStylus, maXTouch, MediaLB, megaAVR, Microsemi, Microsemi 로고, MOST, MOST 로고, MPLAB, OptoLyzer, PIC, picoPower, PICSTART, PIC32 로고, PolarFire, Prochip Designer, QTouch, SAM-BA, SenGenuity, SpyNIC, SST, SST 로고, SuperFlash, Symmetricom, SyncServer, Tachyon, TimeSource, tinyAVR, UNI/O, Vectron 및 XMEGA는 미국 및 기타 국가에서 Microchip Technology Incorporated의 등록 상표입니다.

AgileSwitch, APT, ClockWorks, The Embedded Control Solutions Company, EtherSynch, Flashtec, Hyper Speed Control, HyperLight Load, IntelliMOS, Libero, motorBench, mTouch, Powermite 3, Precision Edge, ProASIC, ProASIC Plus, ProASIC Plus 로고, Quiet-Wire, SmartFusion, SyncWorld, Temux, TimeCesium, TimeHub, TimePictra, TimeProvider, TrueTime, WinPath 및 ZL은 미국에서 Microchip Technology Incorporated의 등록 상표입니다.

Adjacent Key Suppression, AKS, Analog-for-the-Digital Age, Any Capacitor, AnyIn, AnyOut, Augmented Switching, BlueSky, BodyCom, CodeGuard, CryptoAuthentication, CryptoAutomotive, CryptoCompanion, CryptoController, dsPICDEM, dsPICDEM.net, Dynamic Average Matching, DAM, ECAN, Espresso T1S, EtherGREEN, GridTime, IdealBridge, In-Circuit Serial Programming, ICSP, INICnet, Intelligent Paralleling, Inter-Chip Connectivity, JitterBlocker, Knob-on-Display, maxCrypto, maxView, memBrain, Minda, MiWi, MPASM, MPF, MPLAB Certified 로고, MPLIB, MPLINK, MultiTRAK, NetDetach, NVM Express, NVMe, Omniscient Code Generation, PICDEM, PICDEM.net, PICkit, PICtail, PowerSmart, PureSilicon, QMatrix, REAL ICE, Ripple Blocker, RTAX, RTG4, SAM-ICE, Serial Quad I/O, simpleMAP, SimpliPHY, SmartBuffer, SmartHLS, SMART-I.S., storClad, SQI, SuperSwitcher, SuperSwitcher II, Switchtec, SynchroPHY, Total Endurance, TSHARC, USBCheck, VariSense, VectorBlox, VeriPHY, ViewSpan, WiperLock, XpressConnect, 및 ZENA 및 ZENA는 미국과 기타 국가에서 Microchip Technology Incorporated의 상표입니다.

SQTP는 미국에서 Microchip Technology Incorporated의 서비스 마크입니다.

Adaptec 로고, Frequency on Demand, Silicon Storage Technology Symmcom 및 Trusted Time은 기타 국가에서 Microchip Technology Incorporated의 등록 상표입니다.

GestIC는 기타 국가에서 Microchip Technology Inc.의 자회사인 Microchip Technology Germany II GmbH & Co. KG의 등록 상표입니다.

본 자료에 언급된 그 외의 상표는 해당 기업의 재산입니다.

© 2023, Microchip Technology Incorporated and its subsidiaries.

All Rights Reserved.

ISBN:978-1-6683-2424-0

Microchip의 품질 관리 시스템에 대한 자세한 내용은 [www.microchip.com/quality](http://www.microchip.com/quality) 를 참조하십시오.

## 각국의 영업소 및 서비스

### 미주

**본사**  
2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 480-792-7200  
Fax: 480-792-7277  
기술 지원:  
<http://www.microchip.com/support>  
웹 사이트:  
[www.microchip.com](http://www.microchip.com)

**애틀랜타**  
조지아주 델루스  
Tel: 678-957-9614  
Fax: 678-957-1455

**텍사스주 오스틴**  
Tel: 512-257-3370

**보스턴**  
매사추세츠주 웨스트버러  
Tel: 774-760-0087  
Fax: 774-760-0088

**시카고**  
일리노이주 이타스카  
Tel: 630-285-0071  
Fax: 630-285-0075

**델러스**  
텍사스주 애디슨  
Tel: 972-818-7423  
Fax: 972-818-2924

**디트로이트**  
미시간주 노바이  
Tel: 248-848-4000

**텍사스주 휴스턴**  
Tel: 281-894-5983

**인디애나폴리스**  
인디애나주 노블스빌  
Tel: 317-773-8323  
Fax: 317-773-5453  
Tel: 317-536-2380

**로스앤젤레스**  
캘리포니아주 미션비에이호  
Tel: 949-462-9523  
Fax: 949-462-9608  
Tel: 951-273-7800

**노스캐롤라이나주 롤리**  
Tel: 919-844-7510

**뉴욕주 뉴욕**  
Tel: 631-435-6000

**캘리포니아주 새너제이**  
Tel: 408-735-9110  
Tel: 408-436-4270

**캐나다 - 토론토**  
Tel: 905-695-1980  
Fax: 905-695-2078

### 아시아/태평양

**호주 - 시드니**  
Tel: 61-2-9868-6733

**중국 - 베이징**  
Tel: 86-10-8569-7000

**중국 - 청두**  
Tel: 86-28-8665-5511

**중국 - 충칭**  
Tel: 86-23-8980-9588

**중국 - 둥관**  
Tel: 86-769-8702-9880

**중국 - 광저우**  
Tel: 86-20-8755-8029

**중국 - 항저우**  
Tel: 86-571-8792-8115

**중국 - 홍콩 SAR**  
Tel: 852-2943-5100

**중국 - 난징**  
Tel: 86-25-8473-2460

**중국 - 칭다오**  
Tel: 86-532-8502-7355

**중국 - 상하이**  
Tel: 86-21-3326-8000

**중국 - 선양**  
Tel: 86-24-2334-2829

**중국 - 선전**  
Tel: 86-755-8864-2200

**중국 - 쑤저우**  
Tel: 86-186-6233-1526

**중국 - 우한**  
Tel: 86-27-5980-5300

**중국 - 시안**  
Tel: 86-29-8833-7252

**중국 - 샤먼**  
Tel: 86-592-2388138

**중국 - 주하이**  
Tel: 86-756-3210040

### 아시아/태평양

**인도 - 벵갈루루**  
Tel: 91-80-3090-4444

**인도 - 뉴델리**  
Tel: 91-11-4160-8631

**인도 - 푸네**  
Tel: 91-20-4121-0141

**일본 - 오사카**  
Tel: 81-6-6152-7160

**일본 - 도쿄**  
Tel: 81-3-6880-3770

**한국 - 대구**  
Tel: 82-53-744-4301

**한국 - 서울**  
Tel: 82-2-554-7200

**말레이시아 - 쿠알라룸푸르**  
Tel: 60-3-7651-7906

**말레이시아 - 페낭**  
Tel: 60-4-227-8870

**필리핀 - 마닐라**  
Tel: 63-2-634-9065

**싱가포르**  
Tel: 65-6334-8870

**대만 - 신주**  
Tel: 886-3-577-8366

**대만 - 가오슝**  
Tel: 886-7-213-7830

**대만 - 타이베이**  
Tel: 886-2-2508-8600

**태국 - 방콕**  
Tel: 66-2-694-1351

**베트남 - 호치민**  
Tel: 84-28-5448-2100

### 유럽

**오스트리아 - 벨스**  
Tel: 43-7242-2244-39  
Fax: 43-7242-2244-393

**덴마크 - 코펜하겐**  
Tel: 45-4485-5910  
Fax: 45-4485-2829

**핀란드 - 에스포**  
Tel: 358-9-4520-820

**프랑스 - 파리**  
Tel: 33-1-69-53-63-20  
Fax: 33-1-69-30-90-79

**독일 - 가르HING**  
Tel: 49-8931-9700

**독일 - 하안**  
Tel: 49-2129-3766400

**독일 - 하일브른**  
Tel: 49-7131-72400

**독일 - 카를스루에**  
Tel: 49-721-625370

**독일 - 뮌헨**  
Tel: 49-89-627-144-0  
Fax: 49-89-627-144-44

**독일 - 로젠하임**  
Tel: 49-8031-354-560

**이스라엘 - 라아나나**  
Tel: 972-9-744-7705

**이탈리아 - 밀라노**  
Tel: 39-0331-742611  
Fax: 39-0331-466781

**이탈리아 - 파도바**  
Tel: 39-049-7625286

**네덜란드 - 드루넨**  
Tel: 31-416-690399  
Fax: 31-416-690340

**노르웨이 - 트롬헤임**  
Tel: 47-7288-4388

**폴란드 - 바르샤바**  
Tel: 48-22-3325737

**루마니아 - 부쿠레슈티**  
Tel: 40-21-407-87-50

**스페인 - 마드리드**  
Tel: 34-91-708-08-90  
Fax: 34-91-708-08-91

**스웨덴 - 예테보리**  
Tel: 46-31-704-60-40

**스웨덴 - 스톡홀름**  
Tel: 46-8-5090-4654

**영국 - 오키엄**  
Tel: 44-118-921-5800  
Fax: 44-118-921-5820